

robotron

Adapter „Universelle Ports“

AUP Typ 062-8531

Betriebsdokumentation

Inhaltsverzeichnis

	Seite
I. Verwendung und Einordnung	1
II. Technische Daten	
1. Numerische Terminaltastaturen K 7633	1
2. Kundentastatur	2
III. Konstruktiver Aufbau	
1. Numerische Terminaltastaturen K 7633	3
2. Kundentastatur	3
IV. Bauelementebasis	4
V. Funktionsbeschreibung	
1. Beschreibung der Tasten- und Anzeigefunktionen	5
2. Grundprinzip	6
3. Allgemeiner Ablauf	7
4. Kontaktbelegung der Trennstellen mit Kurzzeichenübersicht	9
VI. Reparaturanleitung/Wartungsvorschrift	10
Serviceschaltpläne	

I. Verwendung und Einordnung

Die Steckeinheit AUP 062-8531 ist eine Adaptersteckeinheit, die Anschlußmöglichkeiten für zwei serielle Tastaturen und eine Sonderschnittstelle besitzt. Sie wird vorzugsweise im Schalterterminal K 8924 eingesetzt.

Zur Ansteuerung der Tastaturen, Erkennung der Gültigkeit einer betätigten Taste und Bereitstellung des Tastencodes für die ZRE dient eine CPU U 880. Das CPU-Mikroprogramm sowie die Codetabellen befinden sich in einem EPROM, welcher im eingelöteten Zustand auf der Steckeinheit programmierbar ist. Zur Übertragung der Informationen zwischen Tastatur und Adaptersteckeinheit ist neben der Betriebsspannung und Massezuführung nur eine Signalleitung erforderlich.

Der Informationsaustausch über die Sonderschnittstelle steuert ein SIO U 856.

Die Adressen für Tastaturadaptierung und Schnittstelle werden mit Stanzbrücken eingestellt.

Das Format der Leiterplatte und die Anordnung der Steckverbinder entsprechen den Bedingungen des Mikrorechners K 1520. Abweichend davon sind der Einsatz eines 3-reihigen Kopfbus-Steckverbinders X2, über welchen sowohl die Tastaturanschlüsse als auch die Sonderschnittstelle ausgekoppelt werden. Demzufolge ist es erforderlich, der Steckeinheit AUP feste Steckplätze im Panel zuzuordnen.

Die Leiterplattenaufteilung und -bestückung wurde so vorgenommen, daß bei Bedarf weitere Varianten eingefügt werden können.

So ist bei Programmiererweiterungen der Einsatz eines 2. EPROM's möglich. Ein V.24-Interface sowie alternativ zur Sonderschnittstelle eine RS 232 C-Schnittstelle können zusätzlich eingerichtet werden.

Diese Sondervarianten sind jedoch derzeit nicht im Produktionsprogramm und deshalb nicht Gegenstand dieser Funktionsbeschreibung.

II. Technische Daten

Steckeinheitenabmessung:	215 mm x 170 mm
Steckverbinder:	1x 58-polig (X1) 1x 87-polig (X2) } indirekt zum Rechnerbus
Einsatzklasse:	EKL 3
Stromversorgung:	5 P = + 5 V \pm 5 % mit $I_{5P} \leq 2,0$ A 12 P = + 12 V \pm 5 % mit $I_{12P} \leq 0,2$ A 5 N = - 5 V \pm 5 % mit $I_{5N} \leq 50$ mA
Signalpegel:	- Ein- und Ausgangsleitungen des Systembusses sowie der Sonderschnittstelle: TTL-kompatibel - Signalleitungen der Tastaturanschlüsse: <u>normal</u> Takt "low": $0 \text{ V} \leq T_L \leq 0,8 \text{ V}$ Takt "high": $7,5 \text{ V} \leq T_H \leq 9,0 \text{ V}$ <u>modifiziert durch Tastenbetätigungssignal TBS</u> <u>Takt "low":</u> $2,5 \text{ V} \leq T_{LT} \leq 4,5 \text{ V}$ Takt "high": $7,5 \text{ V} \leq T_H \leq 9,0 \text{ V}$

modifiziert durch Anzeigesteuersignal ASS

Takt "low": $0 \text{ V} \leq T_L \leq 0,8 \text{ V}$

Takt "high": $11,2 \text{ V} \leq T_{HA} \leq 12,6 \text{ V}$

Betriebsart: Dauerbetrieb

III. Bauelementebasis

Auf der Steckereinheit AUP 062-8531 sind im wesentlichen folgende Bauelemente eingesetzt:

- zur logischen Steuerung der Tastaturabläufe
 - U 300: CPU
 - U 555: EPROK
 - U 212: paralleles Ein- und Ausgaberegister
 - U 216: bidirektionaler Bustreiber.

- für die Busschnittstelle einschließlich Adreßdecodierung
 - U 205: 1 aus 8-Decoder
 - U 212: paralleles Ein- und Ausgaberegister
 - U 216: bidirektionaler Bustreiber

- zur Steuerung der Sonderschnittstelle
 - U 856: serieller E/A-Baustein SIO
 - U 857: Zähler-Zeitgeber-Baustein CTC

Eine Beschreibung aller genannten Bauelemente ist im Heft "Bausteinübersicht" zu finden.

IV. Funktionsbeschreibung

1. Adressierung der Steckereinheit und Auswahl der Funktionskomplexe

1.1. Adreßdecodierung

Der Adreßdecoder ist über Stanzbrücken frei programmierbar und kann somit den Erfordernissen verschiedener Betriebssysteme angepaßt werden.

Im Betriebssystem SIOS 1526 sind zur Ansteuerung der Steckereinheit AUP folgende Ein-/Ausgabekanäle der ZRE vorgesehen:

IN/OUT 40 ... 45 zur Arbeit mit den Tastaturen
IN/OUT 50 ... 53 zur Ansteuerung des CTC
IN/OUT 64 ... 67 zur Ansteuerung des SIO

Die Decodierung der Adressen erfolgt über die 1 aus 8-Decoder A10 und A11 unter der Bedingung der Inaktivität von $\overline{M1}$ und $\overline{\text{RESET}}$ (A26-08).

Zur Ansteuerung der Tastaturen dient der 1 aus 8-Decoder A20, welcher über die Brücken W1:6 und W2:2 aktiviert wird.

Brücke W1:7 schafft über A18-02 die Voraussetzung zur Bildung von $\overline{\text{CS}}$ des CTC A12 über Brücke W1:8 sowie zur Bildung von $\overline{\text{CS}}$ des SIO A13 über Brücke W1:9.

1.2. Bereitschaftsmeldung/Busumschaltung

Mit $\overline{\text{RDY}} = \text{low}$ (A30-06) wird die Bereitschaftsmeldung zur ZRE signalisiert.

Unter der Bedingung $\text{IORQ}_{\text{ZRE}} = \text{high}$ gibt es zwei Möglichkeiten der RDY-Bildung:

- a) Erkennung einer gültigen Adresse zur Ansteuerung des CTC A12 oder des SIO A13, wobei A19-06 nach high schaltet
- b) Interrupt-Anmeldung durch SIO A13, wodurch bei aktivem $\overline{\text{M}}_1$ A22-08 nach low schaltet

Wird der angemeldete Interrupt von der ZRE bestätigt, muß vom auslösenden Baustein der Interrupt-Vektor über den Datenbus ausgegeben werden. Deshalb wird durch low-Potential an A22-08 über Gatter A26 die Steuerleitung $\overline{\text{DIEN}}$ der Bustreiber A1 und A2 nach low schalten. Die gleiche Datenflußrichtung (DI nach DB) muß bei einem Input mit gültiger Adresse gewährleistet sein. Mit $\overline{\text{RD}}_{\text{ZRE}} = \text{low}$ und A19-06 = high schaltet A19-03 nach low; ein Datenfluß zur ZRE ist möglich.

2. Tastaturadaptierung

2.1. Schaltungsprinzip

Die Abfrage der Tastaturen, die Zeichenerkennung und die Bereitstellung des Tastencodes für die ZRE wird durch einen Mikroprozessor U 880 realisiert. Das dafür erforderliche Mikroprogramm sowie die Codetabellen für Kundentastatur und numerische Terminalastatur sind in einem 1K-EPROM gespeichert.

Da die Übertragung der notwendigen Informationen zwischen Adapter und Tastatur auf der Basis unterschiedlicher Signalpegel und Taktzeiten erfolgt, ist eine spezielle Schaltungsanordnung erforderlich. Diese Schaltung ist hardwaremäßig für beide Tastaturen gleich aufgebaut.

Grundlage für das vorliegende Schaltungsprinzip sind synchron laufende Zähler auf Adapter und Tastatur, wobei adapterseitig die CPU die Zählerfunktion übernimmt und die Bildung des Zählertaktes steuert. Der Takt selbst wird für beide Tastaturen im Takt-/Anzeigeregister gebildet und den Auskoppelschaltungen zugeführt.

Der Datenaustausch zwischen Tastaturadaptierung und ZRE erfolgt über den Systembus. Im "Abfragebetrieb" wird zyklisch das Gültigkeitssignalregister nach einer betätigten gültigen Taste angesprochen. Der Tastencode der gültigen Taste wird aus der Codetabelle des EPROM über die CPU in das Tastencoderegister eingeschrieben und von dort der ZRE bereitgestellt.

Kommandos für die Tastatur werden in das Kommandobyteregister übernommen und durch die CPU des Adapters decodiert der jeweiligen Tastatur zugeführt.

2.2. Signalaustausch Adapter - Tastatur

2.2.1. Taktbildung

Der Zählertakt für beide Tastaturen wird mit einer Frequenz von ca. 10 kHz über das Takt-/Anzeigeregister A3 gebildet, indem durch zyklisches Aussenden von internen OUT 08-Befehlen über A17-08 STB-Impulse entstehen.

Taktphase und -pegel sind abhängig vom logischen Zustand der Registerausgänge A3-04 und A3-06 für Terminalastatur K 7633 bzw. A3-19 und A3-21 für die Kundentastatur.

Die weitere Schaltungsanordnung bis zur Schnittstelle DIO ist für beide Tastaturen hardwaremäßig gleich.

Deshalb wird nur die Signalbildung auf der Leitung DIO 1 für die Tastatur K 7633 erläutert. Die Beschreibung gilt analog für die Signalleitung DIO 2 zur Kundentastatur.

Die Pegel der zuständigen Registerausgänge A3 stehen negiert an den Ausgängen 08 und 11 des des Gatters A30 zur Verfügung. Über die Widerstände R8:1 und R9:1 stellt sich am Eingang 10 des Transistorarrays A31 eine Spannung ein, die in Verbindung mit Transistor V3:1 und der nachfolgenden Widerstandskombination R5:1/R9:2 auf die Signalleitung DIO 1 transformiert wird.

0-Pegel an A30-08 sperrt die Transistoren von A31 und den Transistor V3:1. Auf der Signalleitung stellt sich ein low-Pegel von 0 V ... 0,8 V ein, für deren Einhaltung der Widerstand R3:1 sorgt. High-Pegel (7,5 V ... 9 V) bzw. erhöhter high-Pegel (11,2 V ... 12,6 V) auf der Signalleitung entsteht durch teilweise bzw. vollständiges Öffnen der oben erwähnten Transistoren.

Durch die CPU A9 werden zur Taktbildung folgende Beschaltungen der Datenleitungen des Takt-/Anzeigeregisters A3 vorgenommen:

A3-03	A3-05	Tastaturtakt auf DIO 1
1	1	low-Pegel
0	1	high-Pegel
0	0	erhöhter high-Pegel

} normaler 10 kHz Takt
 → Einschalten Anzeige

2.2.2. Taktmodifizierung

- Einschalten von Anzeigen auf der Tastatur

Auf ein entsprechendes Kommando von der ZRE steuert die CPU A9 das Takt-/Anzeigeregister A3 so, daß für die gesamte Zeit der Ansteuerung der einzuschaltenden Anzeige zugeordneten Spaltenleitung ein erhöhter high-Pegel des Zählertaktes erzeugt wird. Das bedeutet, daß durch den auf $\approx 11,2$ V angehobenen high-Pegel in der Tastatur die angesprochene optische oder akustische Anzeige eingeschaltet wird.

Die gesetzte Anzeige wird dann gelöscht, wenn in der Zeit der der Anzeige zugeordneten Spalteninformation der high-Pegel des Taktes auf der Leitung DIO auf seinen Normalwert von 7,5 V ... 9,0 V zurückgegangen ist.

- Synchronisierung durch RESET

Um die Synchronisation des CPU-internen Zählers mit den Zählern der Tastaturen zu gewährleisten, wird nach jeder Matrixabfrage durch die CPU A9 die high-Phase des Tastaturtaktes auf ≈ 700 μ s verlängert. Das geschieht durch eine programmäßige Verzögerung der Aussendung des internen OUT 08-Befehls. Der damit in den Tastaturen entstehende "RESET"-Impuls setzt die Vorwärtszähler auf Null; der Gleichlauf ist gewährleistet.

- Erkennung einer betätigten Taste

In den Tastaturen sind alle Tasten in Matrixform angeordnet, d. h., daß jede Taste im Schnittpunkt einer bestimmten Zeilen- und Spaltenleitung liegt.

Dadurch ist die Zuordnung jeder Taste zu einem bestimmten Zählerstand gewährleistet.

Wird eine Taste betätigt, entsteht zum Zeitpunkt ihrer Abfrage ein Tastenbetätigungssignal, welches über die Tastaturelektronik bewirkt, daß in der low-Phase des Taktes der Pegel auf der Signalleitung DIO nicht unter 2,5 V absinkt. Damit wird erreicht, daß der Transistor V4:1 des Adapters durchgesteuert bleibt und am Eingang A25-04 low-Potential anliegt.

Bei einem Tastenbetätigungssignal von der Kundentastatur wird analog Eingang A25-07 mit low belegt. Die Abfrage seitens der CPU erfolgt am Ende der low-Phase des Zählertaktes, indem über einen internen IN 04 (A16-04) der Treiberschaltkreis A25 aktiviert wird.

Das Kommando "RESET" mit der Codierung FF_H dient der Synchronisation beider Mikrorechnersysteme, während die anderen Kommandos unmittelbar zur Steuerung der optischen und akustischen Anzeigen der Tastaturen dienen.

Das Kommandobyteregister wird von der ZRE laufend aktualisiert, so daß durch zyklische Abfrage dieses Register seitens der CPU A9 alle Kommandos sofort ausgewertet werden. Diese zyklische Abfrage wird über den internen IN 10-Befehl realisiert (A15-03), welcher das Register A4 über CS2 aktiviert und damit dessen Inhalt auf den Datenbus der CPU A9 legt.

2.4. Adressenverteilung im EPROM

LOC	Inhalt
000 - 330	Programm
331 - 338	Positionscode der Dauerfunktionstasten
339 - 348	Codetabelle Kundentastatur
349 - 390	Codetabelle K 7633.51/52 ohne Alpha-Taste
391 - 3D8	Codetabelle K 7633.51/52 mit Alpha-Taste

Codetabellen

	Tast. pos.	Pos. Code	LOC	Zeich. Code
Dauer- funktions- tasten	A07	1A	331	
	E08	16		
	E09	0E		
		00		
		00		
		00		
		00		
			338	
Code- tabelle KuT		38	340	00
		39		00
		3A		00
		3B		00
		3C		36
		3D		19
		3E		30
		3F		19
		40		35
		41		32
		42		31
		43		34
		44		33
		45		39
	46	38		
	47	37		

Adresse im EPROM

Codetabellen K 7633

Tast. pos.	Pos. Code	Code Hex			
		ohne Alpha	mit Alpha		
LOC	Zeichn. Code	LOC	Zeich. Code		
SS1	00	349	AA	391	AA
SS2	01		A9		A9
A10	02		12		12
B10	03		33		33
C10	04		36		36
D10	05		39		39
E10	06		0A		0A

Code Hex

Tast. pos.	Pos. Code	ohne Alpha		mit Alpha	
		LOC	Zeich. Code	LOC	Zeich. Code
F10	07	350	A0	398	AC
A13	08		FC		FC
C13	09		FA		FA
A09	0A		11		11
B09	0B		32		32
C09	0C		35		35
D09	0D		38		38
E09	0E		07		07
F09	0F	358	01	3A0	01
	10		00		00
F12	11		AF		AF
A08	12		30		30
B08	13		31		31
C08	14		34		34
D08	15		37		37
E08	16		06		06
F08	17	360	0B	3A8	0B
E13	18		F8		F8
E12	19		DD		DD
A07	1A		20		20
B07	1B		00		00
C07	1C		2D		2D
D07	1D		19		19
E07	1E		0C		0C
F07	1F	368	10	3B0	10
D13	20		F9		F9
D12	21		FD		FD
A05	22		DC		DC
B05	23		D7		55
C05	24		D2		2C
D05	25	36E	CD	3B6	2E
E05	26	36F	C8	3B7	2F
F05	27	370	A1	3B8	A1
B13	28		FB		FB
B12	29		00		00
A04	2A		DB		59
B04	2B		D6		54
C04	2C		D1		50
D04	2D		CC		4C
E04	2E		C7		48
F04	2F	378	C3	3C0	44
	30		00		00
	31		00		00
A03	32		DA		58
B03	33		D5		53
C03	34		D0		4F
D03	35		CB		4B
E03	36		C6		47
F03	37	380	C2	3C8	43
	38		0C		00
	39		00		00
A02	3A		D9		57
B02	3B		D4		52
C02	3C		CF		4E
D02	3D		CA		4A
E02	3E		C5		46
F02	3F	388	C1	3D0	42
A12	40		FF		FF
C12	41		FE		FE
A01	42		D8		56
B01	43		D3		51
C01	44		CE		4D
D01	45		C9		49
E01	46		C4		45
F01	47	390	C0	3D8	41

* = Dauerfunktion

4. Sonderschnittstelle

Der Signalaustausch über die Sonderschnittstelle steuert der SIO A13, welcher im "Interrupt-Betrieb" mit der ZRE zusammenarbeitet.

Die Taktierung dieses Bausteins erfolgt über Kanal 0 des CTC A12. Die bidirektionalen Bus-Stecker A1 und A2 realisieren den Datenaustausch zwischen Systembus und SIO bzw. CTC.

Die Sonderschnittstelle besteht aus drei Ausgangs- und zwei Eingangsleitungen, welche über die Gatter A24 und A15 aus- bzw. eingekoppelt werden und am Steckverbinder X2 (Koppelbus) zur Verfügung stehen.

Regelwandler analog einer V.24-Schnittstelle sind nicht vorhanden, so daß die Signale zwischen SIO-Kanal B und Sonderschnittstelle TTL-Pegel besitzen.

Die Brücken W1:1 bis W1:5 haben bei der hier beschriebenen Variante der Steckereinheit AUP keine Bedeutung.

Kontaktbelegung

AUP-X1			AUP-X2			
n	An	Cn	n	An	Bn	Cn
1	00	00	1	5P		5P
2	00	00	2		PD2	
3			3		PD4	
4	DB7	DB6	4		PA8	
5	DB5	DB4	5		PA9	
6	DB3	DB2	6		PA6	
7	DB1	DB0	7		PA1	
8		\overline{RD}	8		PD3	
9			9	DI02 (KT)	PA2	
10	$\overline{TE0}$	$\overline{TE1}$	10	DI01 (TT)	PA3	
11			11		PA7	P2
12			12		PA4	P1
13			13		PA5	PC
14			14		DIN	
15	5N		15		\overline{PIORQ}	
16	AB6	AB7	16	\overline{CTSB}^x	PD5	CSP
17	AB4	AB5	17	\overline{RXDB}^x		BLP
18	AB2	AB3	18	\overline{DTFB}^x	PA0	PR2
19	AB0	AB1	19	\overline{RTSB}^x	\overline{PWS}	PR1
20	\overline{RESET}		20	TXDB	\overline{PRD}	
21	TAKT		21		PA10	
22	\overline{IODI}		22		$\overline{PM1}$	
23		\overline{INT}	23		\overline{PBUSAK}	
24		IORQ	24		PD6	
25		\overline{RDY}	25		PD7	
26	$\overline{M1}$		26	$\overline{TE01}$	PD1	$\overline{TE11}$
27	$\overline{BA0}$	$\overline{BA1}$	27	12N	PDO	12N
28	12P	12P	28	00	\overline{PBUSRQ}	00
29	5P	5P	29	00	\overline{PMREQ}	00

* Leitungen der Sonderschnittstelle

Die Leitungsbezeichnungen beziehen sich auf die entsprechenden Ein- und Ausgänge des SIO.

robotron

VEB Robotron
Buchungsmaschinenwerk
Karl-Marx-Stadt
DDR 9010 Karl-Marx-Stadt
Annaberger Straße 93

Exporteur:
Robotron – Export/Import
Volkseigener
Außenhandelsbetrieb
der Deutschen
Demokratischen Republik
DDR – 1080 Berlin
Friedrichstraße 61