

**robotron**

**Betriebsdokumentation  
Mikrorechnersystem K 1520**

**K7029**

**Anschlußsteuerung für Bildschirm (ABS)**

**Betriebsvorschrift und  
Technische Beschreibung**

**Heft 15**

## Betriebsdokumentation

### Mikrorechnersystem K 1520

#### K 7029

Anschlußsteuerung für Bildschirm (ABS)

Betriebsvorschrift und Technische Beschreibung

Heft 15

## Betriebsvorschrift

### Inhaltsverzeichnis

1. Kurzcharakteristik	2
2. Technische Daten	3
3. Allgemeine und konstruktive Bedingungen	4
4. Speicherorganisation und Adressierung	8
5. Datenaufbau und Struktur des Zeichengenerators	12
6. Funktionssteuerung über Steuerregister	16
7. Einstellbare Modifikationen	23

Weitere Teile der Betriebsdokumentation Mikrorechnersystem K 1520 erscheinen in folgenden Einzelausgaben:

Heft 1: Allgemeine Unterlagen

Heft 2: Technische Beschreibung OPS K 3520, PFS K 3820,  
OPS K 3620

Heft 3: Technische Beschreibung OPS K 3525, OPS K 3521,  
OPS K 3621

Heft 4: Technische Beschreibung ADA K 6022

Heft 5: Technische Beschreibung ASV K 8021

Heft 6: Technische Beschreibung AFS K 5121

Heft 7: Technische Beschreibung BDE K 7622, AED K 7022

Heft 8: Technische Beschreibung PPE K 0420, PLG K 0421,  
PAE K 0422

Heft 9: Technische Beschreibung AKB K 5020

- Heft 10: Technische Beschreibung ABS K 7023, K 7023.01,  
K 7024.20, K 7025
- Heft 11: Technische Beschreibung ALB K 6025
- Heft 12: Technische Beschreibung ATD K 7026
- Heft 13: Technische Beschreibung ATS K 7028.10/20
- Heft 14: Technische Beschreibung AMB K 5025

## 1. Kurzcharakteristik

Die Anschlußsteuerung besteht aus den Funktionseinheiten nach Abb. 1.1.

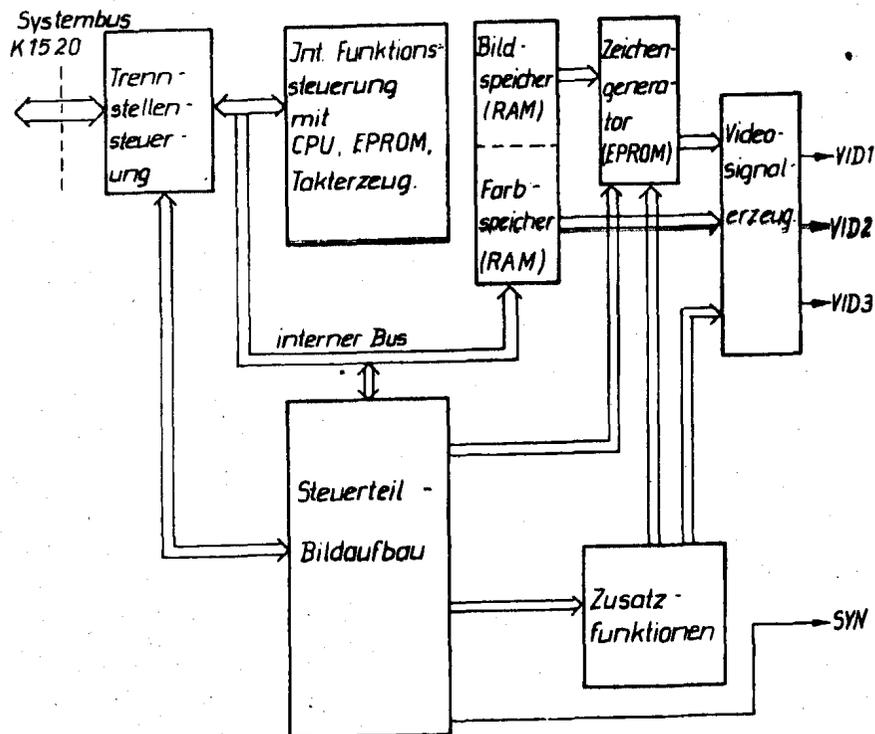


Abb. 1.1. Blockschaltbild

- Die Trennstellensteuerung realisiert die Einordnung des ABS-RAM in den externen Adreßbereich, die Ankopplung des externen Systembus an den internen BUS und die Aktivierung der Kanaltrennstelle zu den dafür erlaubten Zeitabschnitten.
- Die interne Funktionssteuerung mit der ABS-internen CPU realisiert den Ablauf des ABS-Steuerprogramms und alle damit verbundenen Funktionen. Sie steuert übergeordnet den Bildaufbau, hat Lese/Schreib-Zugriff zum ABS-RAM und liefert Daten zur RAM- und Zeichengenerator-Adressierung während der Bilddarstellung.
- Der Steuerteil für Bildaufbau dient zur Erzeugung des Synchronisationssignals und aller weiteren Zeitsignale, die zur Bildsteuerung benötigt werden.
- Der ABS-RAM besteht aus einem 4K Byte Bildspeicher (BSP) inklusive internen Registern und einem 4K Byte Farbspeicher (FSP). Er dient zur Speicherung der darzustellenden Informationen und der Steuerinformationen.
- Der Zeichengenerator (ZG) besteht aus drei 1K Byte EPROM und liefert das Punktraster für die darstellbaren alphanumerischen und quasigraphischen Zeichen.
- Die 'Videosignal-Erzeugung' stellt die Videosignale für den Farbmonitor bereit.
- Die Funktionsgruppe 'Zusatzfunktionen' beinhaltet den Hardwareteil für verschiedene Zusatzfunktionen wie Zeichendehnung, Ausschnittvergrößerung usw.

## 2. Technische Daten

Bezeichnung: K 7029.00	mit indirektem Steckverbinder für Bus K 1520
K 7029.05	mit direktem Steckverbinder für Bus K 1520
K 7029.11	mit indirektem Steckverbinder für Bus K 1520 - Format 64 x 32
K 7029.16	mit direktem Steckverbinder für Bus K 1520 - Format 64 x 32

Die Typen K 7029.00/05 sind zusätzlich für das Darstellungsformat 80 x 32 und den Anschluß einer Kurveneinheit vorbereitet.

Steckeinheitenanzahl:	2
Steckeinheitenabmessungen:	215 mm x 170 mm
Steckraster:	20 mm
Einsatzbedingungen	
Temperatur der Umgebungsluft:	+ 5 °C ... + 60 °C
RLF bei 30 °C:	≤ 95 %
Luftdruck:	84 kPa ... 107 kPa

## Lager- und Temperaturbedingungen

Temperatur:	- 50 °C ... + 50 °C
RLF bei 30 °C:	≤ 95 %

## Stromversorgung

5 P: + 5 V ± 5 %	etwa 2,7 A
12 P: + 12 V ± 5 %	etwa 0,4 A
5 N: - 5 V ± 5 %	etwa 0,1 A

Bildformat:	64 Zeichen x 32 Zeilen
Positions raster:	7 x 9 Bildpunkte (Grundraster)
Zeichenfarben:	Rot, Grün, Blau und additive Mischfarben
Hintergrundfarben:	analog Zeichenfarben
Zeichenzahl:	256 (vom Kunden wählbar)
Zeichengenerator:	3 EPROM (z.B. Typ U 555, steckbar)
Monitoranschluß:	Signale R, G, B, SYN

3.Allgemeine und konstruktive Bedingungen

Durch das spezielle Mikroprogramm der internen CPU sind für die ABS K 7029 folgende Funktionen definiert:

- Synchronisationsbedingungen für Farbmonitor K 7226.10, K 7226.20
- Bildformat: 64 Zeichen x 32 Zeilen
- Positionsraster: 7 x 9 Bildpunkte
- Doppelte Zeichenbreite, zeichenweise wählbar
- Doppelte Zeichenbreite für die gesamte Schirmfläche
- Doppelte Zeichenhöhe, zeilenweise wählbar
- Doppelte Zeichenhöhe und -breite, zeilenweise wählbar
- Doppelte Zeichenhöhe und -breite für die gesamte Schirmfläche
- Bildrollen, linienweise nach oben

- Bildrollen, linienweise nach unten
- Steuerung von 1 oder 2 Cursorsen

Die ABS K 7029 ist funktionell und konstruktiv Bus-kompatibel zum Mikrorechner K 1520.

Gegenüber dem externen Rechner verhält sich die ABS wie ein RAM-Speicher mit bestimmten Zeitbedingungen und kann mit Speicherlese- und Schreibbefehlen ausgelesen und beschrieben werden. Die vom externen Rechner nutzbare Zeit beträgt im Linien- und Bildrücklauf typisch 10 µs bzw. 1,4 ms. Erfolgt außerhalb dieser Zeit ein Speicherzugriff durch den externen Rechner, so wird an diesen durch die ABS das Signal WAIT ausgegeben. Auf der Anschlußsteuerung sind Adressbereiche über Schalt- bzw. Wickelbrücken in Stufen einstellbar.

Die Anschlußsteuerung besteht aus 2 BLP entsprechend Systembedingungen K 1520. Ihr Anschluß an den System- und Koppelbus kann über direkte oder indirekte Steckverbinder erfolgen.

Es wird unterschieden in:

- K 7029.00 (indirekte Steckverbinder), bestehend aus den BLP 012-3311, 012-3321, 012-3331 (Steckerplatte)
- K 7029.05 (direkte Steckverbinder), bestehend aus den BLP 012-3316, 012-3326, 012-3331
- K 7029.11 (indirekte Steckverbinder), bestehend aus den BLP 012-3312, 012-3322, 012-3331
- K 7029.16 (direkte Steckverbinder), bestehend aus den BLP 012-3317, 012-3327, 012-3331

Die BLP der ABS sind nebeneinander anzuordnen. Zur funktionellen Kopplung sind beide BLP gemäß Abb. 3.1. miteinander zu verbinden.

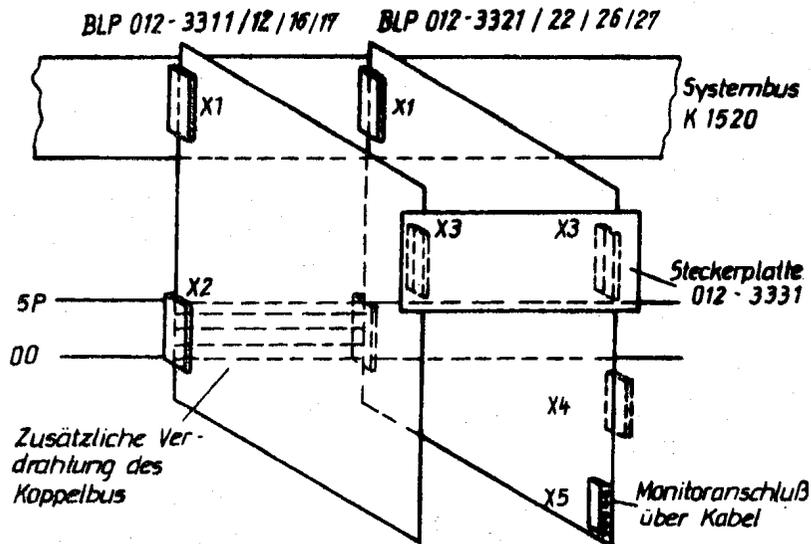


Abb. 3.1.

An der BLP-Vorderseite erfolgt die Verbindung durch Aufstecken der Platine 012-3331. BUSseitig sind die in Tab. 3.1. genannten Kontakte des Koppelbusanschlusses miteinander zu verbinden. Die Leitungslänge ist auf max. 50 mm begrenzt.

Freie Kontakte sind als Stützpunkte nutzbar.

Die Anschlüsse für 5 P und 00 sind mit der zentralen Stromversorgung zu verbinden.

Tabelle 3.1. Zusätzliche Koppelbusverdrahtung

BLP 012-3311 /12/16/17		BLP 012-3321 /22/26/27	Signalname
X 2 : A 01	mit	X 2 : A 01	5 P
X 2 : A 05	mit	X 2 : A 05	/RFSHT
X 2 : A 06	mit	X 2 : A 06	RD-F
X 2 : A 07	mit	X 2 : A 07	/ADRZL
X 2 : A 08	mit	X 2 : A 08	D 1
X 2 : A 09	mit	X 2 : A 09	D 3
X 2 : A 10	mit	X 2 : A 10	D 5
X 2 : A 11	mit	X 2 : A 11	D 7
X 2 : A 12	mit	X 2 : A 12	A 11
X 2 : A 13	mit	X 2 : A 13	A 9
X 2 : A 14	mit	X 2 : A 14	A 7
X 2 : A 15	mit	X 2 : A 15	A 5
X 2 : A 16	mit	X 2 : A 16	A 3
X 2 : A 17	mit	X 2 : A 17	A 1
X 2 : A 18	mit	X 2 : A 18	/MR 4
X 2 : A 28	mit	X 2 : A 28	00
X 2 : A 29	mit	X 2 : A 29	00
X 2 : B 01	mit	X 2 : B 01	5 P
X 2 : B 08	mit	X 2 : B 08	D 0
X 2 : B 09	mit	X 2 : B 09	D 2
X 2 : B 10	mit	X 2 : B 10	D 4
X 2 : B 11	mit	X 2 : B 11	D 6
X 2 : B 12	mit	X 2 : B 12	A 10
X 2 : B 13	mit	X 2 : B 13	A 8
X 2 : B 14	mit	X 2 : B 14	A 6
X 2 : B 15	mit	X 2 : B 15	A 4
X 2 : B 16	mit	X 2 : B 16	A 2
X 2 : B 17	mit	X 2 : B 17	A 0
X 2 : B 18	mit	X 2 : B 18	/MR 3
X 2 : B 19	mit	X 2 : B 19	/MR 5
X 2 : B 28	mit	X 2 : B 28	00
X 2 : B 29	mit	X 2 : B 29	00

4.

Speicherorganisation und Adressierung

Die Anschlußsteuerung K 7029 hat eine interne RAM-Kapazität von 8K Byte, die gemäß Abb. 4.1. belegt und adressierbar ist. Die über den Systembus wirksamen Zugriffsadressen lassen sich als 4K- oder 8K-Speicherbereiche in den Adressierungsraum des steuernden K 1520 einordnen, wobei Stufungen nach Tab. 4.1. bzw. Tab. 4.2. möglich sind.

In Abb. 4.1. entspricht 'X' der Anfangsadresse des jeweils ausgewählten Speicherbereichs.

Darzustellende Informationen sind in den 'Bildspeicher' einzutragen. Beim vorliegenden Bildformat von 64 Zeichen x 32 Zeilen belegt er eine Kapazität von 2K Byte. Zugeordnet ist der 'Farbspeicher', der die je Informationsbyte wirksame Farb- bzw. Steuerinformation enthält. Beide Speicherbereiche arbeiten als Umlaufspeicher parallel und bestimmen die sichtbare Zeichendarstellung.

Der Bereich 'Steuerregister' enthält für das interne Mikroprogramm notwendige Informationen. Diese sind im Umfang gemäß Tab. 6.1. durch externen Zugriff veränderbar und gestatten die Manipulation der Bilddarstellung.

In Tab. 6.1. nicht genannte Bytes des Bereichs 'Steuerregister' dürfen durch externen Zugriff nicht verändert werden.

Als 'frei verfügbar' gekennzeichnete Bereiche sind unter Beachtung der geltenden Zeitbedingungen durch den steuernden K 1520 beliebig verwendbar.

Speicherbelegung	Externe Adressen	
	8 K-Bereich	4 K-Bereich
BILDSPEICHER (ZEICHENINFORMATION)	X + 0000H	X + 0000H
	X + 07FFH	X + 07FFH
FREI VERFÜGBAR	X + 0800H	nicht verfügbar
	X + 0BFFH	
STEUERREGISTER	X + 0C00H	nicht verfügbar
	X + 0DFFH	
FREI VERFÜGBAR	X + 0E00H	nicht verfügbar
	X + 0FFFH	
FARBSPEICHER (FARB- UND STEUER- INFORMATION)	X + 1000H	X + 0800H
	X + 17FFH	X + 0FFFH
FREI VERFÜGBAR	X + 1800H	nicht verfügbar
	X + 1FFFH	

Abb. 4.1. Speicherbelegung

Tabelle 4.1. Adreßstufungen 4K-Bereiche (Anfangsadressen)

Externer Bereich	Bildspeicher	Farbspeicher
0000H	0000H	0800H
1000H	1000H	1800H
2000H	2000H	2800H
3000H	3000H	3800H
4000H	4000H	4800H
5000H	5000H	5800H
6000H	6000H	6800H
7000H	7000H	7800H
8000H	8000H	8800H
9000H	9000H	9800H
A000H	A000H	A800H
B000H	B000H	B800H
C000H	C000H	C800H
D000H	D000H	D800H
E000H	E000H	E800H
F000H	F000H	F800H

Die in Tab. 4.1. und Tab. 4.2. angegebenen Adreßbereiche sind bei /MEMDI = H wirksam. /MEMDI = 0 sperrt den externen Zugriff.

Die Wahl des jeweiligen Adreßbereichs erfolgt mit Schalter und Wickelbrücken nach Abb. 4.2.

Tabelle 4.2. Adreßstufungen 8K-Bereiche (Anfangsadressen)

Externer Bereich	Bildspeicher	Farbspeicher
0000H	0000H	1000H
2000H	2000H	3000H
4000H	4000H	5000H
6000H	6000H	7000H
8000H	8000H	9000H
A000H	A000H	E000H
C000H	C000H	D000H
E000H	E000H	F000H

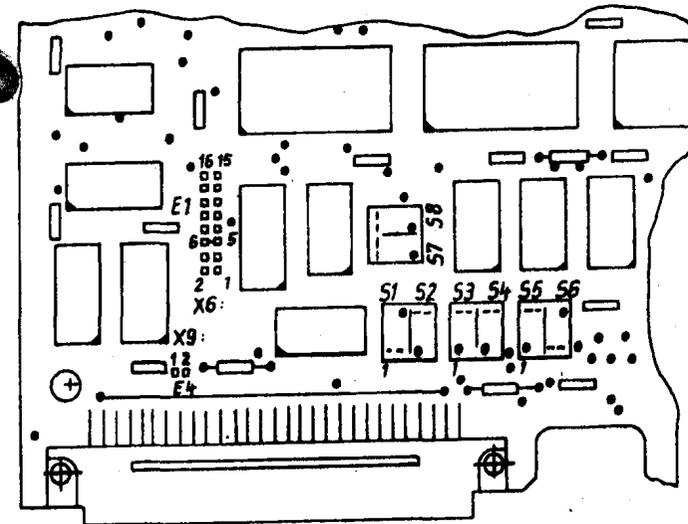


Abb. 4.2. Schalter und Wickelbrücken zur Adreßbereichseinstellung auf HLP 012-3311/12/16/17

Einstellung der 8 K-Bereiche:

Die in Abb. 4.2. dargestellte Stellung der Schalter S 1 bis S 8 definiert ein Speicherbereich von 8 K. Durch die Wahl einer Wickelverbindung der Stiftreihe X 6 : n sind die Adreßbereiche nach Tab. 4.3. einstellbar:

Tabelle 4.3.

Wickelstiftverbindung (nach Abb. 3.2.)	Anfangsadresse
X 6 : 1 - X 6 : 2	0000H
X 6 : 3 - X 6 : 4	2000H
X 6 : 5 - X 6 : 6	4000H
X 6 : 7 - X 6 : 8	6000H
X 6 : 9 - X 6 : 10	8000H
X 6 : 11 - X 6 : 12	A000H
X 6 : 13 - X 6 : 14	C000H
X 6 : 15 - X 6 : 16	E000H

Einstellung der 4 K-Bereiche

Die gewählte Wickelverbindung in der Stiftreihe X 6 : n nach Abb. 4.2. bestimmt den 8 K-Bereich (s. Tab. 4.3. für 8 K-Bereiche), indem sich der gewünschte 4 K-Bereich als Untermenge befindet. Ausgehend von der in Abb. 4.2. gezeichneten Schalterstellung erfolgt die Wahl der 4 K-Bereiche durch Umstellungen der Schalter S 2, S 4, S 5, S 7, S 8 in folgender Weise:

- S 2, S 4, S 5 sind umzuschalten
- S 7 umgeschaltet: Speicheranwahl bei A 12 = L (unterer Bereich)
- S 7 und S 8 umgeschaltet: Speicheranwahl bei A 12 = H (oberer Bereich)

5.

Datenaufbau und Struktur des Zeichengenerators

In den 'Bildspeicher' nach Pkt. 4. werden Bytes mit einer Breite von 8 Bit eingetragen. Es sind alle Kodekombinationen zulässig. Die Zuordnung Zeichenkode - sichtbares Zeichen realisiert der Zeichengenerator gemäß Schema nach Abb. 5.1. Die Zuordnung in Abb. 5.1. gilt für das Positionsraster 7 x 9 Bildpunkte.

Der Zeichengenerator besteht aus den 3 EPROM A 51, A 52, A 53 (Abb. 5.2.). Die Anfangsadresse der 3 EPROM setzt sich aus dem Zeichenkode (A 2 ... A 9) und der aktuellen, während des Bildumlaufts gebildeten Linienadresse (eingetragene Kodierungen) zusammen (Zuordnung nach Abb. 5.1.). Als Ausgangsinformation liefert der Zeichengenerator die Punktverteilung für die aktuelle waagerechte Linie des Positionsrasters (7 Punkte parallel).

'H'-Potential am jeweiligen EPROM-Ausgang markiert einen zugeordneten sichtbaren Bildpunkt.

Die schematische Zuordnung von Bildpunkten zu EPROM-Adressen zeigt Tab. 5.1. Die EPROM des Zeichengenerators sind auf Fassungen entsprechend Abb. 5.2. zu stecken (z.B. Typ U 555).

Linie	Zugeord. EPROM nach Abb. 4.2	Adressenzuordnung															
		A9	8	7	6	5	4	3	2	1	0						
9	A53	Zeichenkode								0	1						
8	A53	"								0	0						
7	A52	"								1	1						
6	A52	"								1	0						
5	A52	"								0	1						
4	A52	"								0	0						
3	A51	"								1	1						
2	A51	"								1	0						
1	A51	"								0	1						
										D7	D6	D5	D4	D3	D2	D1	
										(Datenzuordnung Systembus)							
										(D0 nicht benutzt) Ausgänge EPROM							

Abb. 5.1. Zuordnung von Zeichenkode zu sichtbaren Zeichen über den Zeichengenerator

Adresse	Byteinhalt binär								Byteinhalt hex				Bildpunkt	Linien Nr.					
	A9/A8	A7/A6	A5	A4	A3	A2	A1/A0	hex	D7	D6	D5	D4			D3	D2	D1	D0	hex
A53 EPROM	0	1	0	0	0	0	0	1	05	0	0	0	0	0	0	0	0	05	9
A52 EPROM	0	1	0	0	0	0	0	0	04	0	0	0	0	0	0	0	0	04	8
	0	1	0	0	0	0	1	1	07	0	0	1	0	0	0	0	0	07	7
A51 EPROM	0	1	0	0	0	0	1	1	06	0	1	0	0	0	1	0	0	06	6
	0	1	0	0	0	0	1	1	05	0	1	0	0	0	1	0	0	05	5
	0	1	0	0	0	0	1	0	04	0	1	1	0	1	0	0	0	04	4
	0	1	0	0	0	1	1	07	0	1	0	0	0	1	0	0	07	3	
	0	1	0	0	0	1	1	06	0	1	0	0	0	1	0	0	06	2	
	0	1	0	0	0	1	0	05	0	0	0	0	0	0	0	0	05	1	

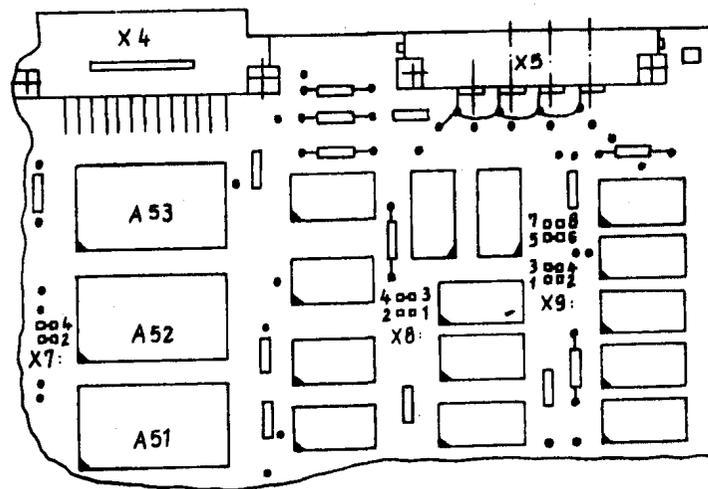


Abb. 5.2. Positionierung der EPROM A 51, A 52, A 53 auf BLP 012-3321/22/26/27

Unabhängig vom Lieferzustand sind EPROM mit vergoldeten Pin-Anschlüssen auf die Fassungen zu stecken.

Für den 'Farbspeicher' gilt folgender Farb- bzw. Steuerinformationsaufbau:

- D 0 - Vordergrund rot
- D 1 - Vordergrund grün
- D 2 - Vordergrund blau
- D 3 - Hintergrund rot
- D 4 - Hintergrund grün
- D 5 - Hintergrund blau
- D 6 - Elinken
- D 7 - Doppelte Zeichenbreite

Durch Kombination der Farbbits sind für Vorder- und Hintergrund getrennt wählbar:

- rot
- grün
- blau
- gelb: rot + grün
- purpur: rot + blau

- zyan: grün + blau
- weiß: rot + grün + blau

Bei D 6 = 'H' blinkt das markierte Zeichen zwischen Zeichendarstellung - voller Hintergrund.

D 7 = 'H' definiert für das markierte Zeichen die doppelt breite Darstellung. Das folgende Byte im Bild- und Farbspeicher wird ignoriert.

6.

Funktionssteuerung über Steuerregister

Im Steuerregisterbereich nach Abb. 4.1. sind Zugriffe durch den Nutzer nur auf die in Tab. 6.1. genannten Register zulässig.

Tabelle 6.1. Programmierbare Steuerregister

Name	Adresse X + (...)H	Standard -Inhalt	Bedeutung
ZFOR 4	0C22	00	} Zeilenformat, Markierung der Zeilen mit doppelt hoher Zeichendarstellung
ZFOR 3	0C21	00	
ZFOR 2	0C20	00	
ZFOR 1	0C1F	00	
VERSCH	0C15	02	Verschiebung linienweise, Verschiebeart, Synchronisation
VERKON	0C13	08	Verschiebezähler, Verschiebefrequenz
VELZ	0C0E	00	Verschiebezähler (vollständige Zeilen - nur Lesen)
STADR-H	0C0D	00	Startadresse
STADR-L	0C0C	00	Startadresse
CUKON	0C09	00	Kursorkonstante (Anzahl )
ADDF	0C07	40	Additionsfaktor
BLKONC	0C30	02	Blinkkonstante Cursor (Frequenz)
BLKONZ	0C04	08	Blinkkonstante Zeichen (Frequenz)
SPRUNG	0C01	00	Sprungregister
ELGR	0C00	00	Elementgröße
ADRDIF	0CFF	00	Adressendifferenz extern/intern

Tab. 6.1. (Fortsetzung)

Name	Adresse X + (...)H	Standard -Inhalt	Bedeutung
CUZEI 1	0D00	00	Kursorzeichen 1
CUFAR 1	0D01	00	Kursorfarbe 1
CUADRL 1	0D02	00	Adresse Cursor 1
CUADRH 1	0D03	00	Adresse Cursor 1
CUZZEI 1	0D04	00	Kursorzwischenpeicher, Zeicheninformation 1
CUZ FAR 1	0D05	00	Kursorzwischenpeicher, Farbinformation 1
CUZUR 1	0D08	00	Kursorzugriffsregister 1
ADRDIF	0D09	00	Adressendifferenz extern/intern (analog Adresse 0CFF)
CUZEI 2	0D0A	00	Kursorzeichen 2
CUFAR 2	0D0B	00	Kursorfarbe 2
CUADRL 2	0D0C	00	Adresse Cursor 2
CUADRH 2	0D0D	00	Adresse Cursor 2
CUZUR 2	0D12	00	Kursorzugriffsregister 2
CUZZEI 2	0D0E	00	Kursorzwischenpeicher, Zeicheninformation 2
CUZ FAR 2	0D0F	00	Kursorzwischenpeicher, Farbinformation 2

Der 'Standard-Inhalt' wird vom ABS-internen Mikroprogramm eingetragen.

Steuerfunktionen der Register nach Tab. 6.1.

ZFOR 4 bis ZFOR 1: Die Bits über alle 4 Bytes markieren die Zeilen 1 ... 32. Bit 7 in ZFOR 4 bedeutet Zeile 1. Potential '1' bedeutet für die ausgewählte Zeile 'doppelte Zeichenhöhe'. In Bild- und Farbspeicher sind die Informationen nacheinander bündig einzutragen. Jede 'doppelte Zeile' verschiebt das Bild nach unten (z.B. bei Einblenden einer 'doppelten Zeile' geht letzte



CUZUR 1/2: <CUZUR> : 01 H Nachfolgendes Schreiben 'Farbbyte' an bzw. einschl. Cursorposition

<CUZUR> : 02 H Nachfolgendes Schreiben 'Information' an bzw. einschl. Cursorposition

<CUZUR> : 03 H Nachfolgendes Schreiben 'Farb- und Informationsbyte' an bzw. einschl. Cursorposition

<CUZUR> : 07 H Schreiben an bzw. einschl. Cursorposition beendet.

Das Register synchronisiert Datenübertragung und Cursorblinken (periodisches Umspeichern der Cursorposition in Bild- und Farbspeicher).

CUZZEI 1/2: Zwischenspeicher für die an der Cursorposition gespeicherte Zeicheninformation. Im Bildspeicher wechselt diese im Rhythmus der Blinkfrequenz.

CUZGAR 1/2: Analoger Zwischenspeicher zu CUZZEI 1/2 für die Farbinformation.

#### Programmierbedingungen für definierte Funktionen der Anschlußsteuerung (nach Abschnitt 3)

Doppelte Zeichenbreite für die gesamte Schirmfläche:

<ELGR>: = 01 H  
 <SPRUNG>: = 01 H  
 Warteschleife \_ 10 ms  
 <ZFOR 1>: = 00 H  
 <ZFOR 2>: = 00 H  
 <ZFOR 3>: = 00 H  
 <ZFOR 4>: = 00 H

Doppelte Zeichenhöhe zeilenweise  
 <ZFOR 1> bis <ZFOR 4>: Setzen der ausgewählten Zeichenzeilen

Doppelte Zeichenhöhe und -breite zeilenweise  
 <ZFOR 1> bis <ZFOR 4>: Setzen der ausgewählten Zeichenzeilen  
 Setzen von Bit D 7 im 'Farbbyte' des ausgewählten Zeichens.

Doppelte Zeichenhöhe und -breite für die gesamte Schirmfläche

<ELGR>: = 01 H  
 <SPRUNG>: = 01 H  
 Warteschleife  $\geq$  10 ms

Ausgehend vom Bildformat 64 Zeichen x 32 Zeilen sind Ausschnittvergrößerungen durch Manipulation von <STADR-H> und <STADR-L> möglich:

Zum Beispiel:

<STADR-H>: = 00 H  
 <STADR-L>: = 00 H Vergrößerung I. Quadrant  
 <STADR-H>: = 00 H  
 <STADR-L>: = 20 H Vergrößerung II. Quadrant

Mögliche Adressen zur Darstellung eindeutiger Ausschnittvergrößerungen sind:

(STADR-H) 00 bis 04 H  
 (STADR-L) 00 bis 20 H

d.h. höchste sinnvolle Adresse 0420 H.

Bildrollen linienweise nach oben

Laden der Information für die einzurollende Zeile in Bildspeicher (z.B. X + 080 0H bis X + 083 FH) und Farbspeicher (z.B. X + 180 0H bis X + 183 FH)

<VERKON>: Einstellen Verschiebgeschwindigkeit  
 <VERSCH>: = 01 H

Abfrage der Synchronisierungsbedingungen

<VELZ>: = 00 bis FF (ABS-intern gesetzt)

Bei erfüllter Bedingung Laden der Folgezeilen für die Bildinformation in die Speicherbereiche (X + 0000 H bis X + 003 FH, X + 004 0H bis X + 007 FH etc.).

Die Farbspeicheradressen verändern sich analog. Nach Synchronisation (<VERSCH> = 02 H) beginnt die Folgeverschiebung wieder adressenrichtig.

Bildrollen linienweise nach unten  
 Analog 'Rollen nach oben' nur  
 <VERSCH>: = 11 H und umgekehrte Adressenfolge

Kursorsteuerung

Als Kursor werden nach Form und Farbe wählbare Zeichen verwendet.  
 Die Elinkperiode definiert Register BLKONC. Die festgelegten  
 Zeichenkodes sind ausschließlich als Kursorzeichen zu verwenden.  
 Die Steuerung erfolgt über:

- <CUKON>: = 01 H Ein Kursor
- = 02 H Zwei Kursoren
- <CUZEI 1/2>: = gerätespezifisch definieren
- <CUFAR 1/2>: = gerätespezifisch definieren
- <ADRDIF 1/2>: = gerätespezifisch definieren
- <CUADRL 1/2>: = entsprechend Kursorposition
- <CUADRH 1/2>: = entsprechend Kursorposition

Bei Datenübertragungen, die die Kursorposition einschließen, ist folgender Steuerablauf einzuhalten:

Beim 'Schreiben':

1. <CUZUR 1/2>: 01 H } je nach Bedeutung der übertragenen  
 02 H } Information  
 03 H }
2. Eintragen der Informationsbytes
3. <CUZUR 1/2>: Setzen Bit 2 (SET 2,(nn))

Bit 2 von CUZUR 1/2 wird nach erfolgter Datenübernahme während des Bildrücklaufs durch die Anschlußsteuerung auf '0' gesetzt (Synchronisation beendet). Nach diesem Bildrücklauf beginnt das 'Kursorblinken' mit der Phase 'Zeichendarstellung'.

Beim 'Lesen':

Abfrage <CUZUR 1/2> Bit 2

Bei Bit 2 = 0

- Lesen <XDO 4>: Zeichenbyte Kursorposition 1
- <XDO 5>: Farbbyte Kursorposition 1
- oder <XDOA 7>: Zeichenbyte Kursorposition 2
- <XDOB 8>: Farbbyte Kursorposition 2

Bei Bit 2 = H (Synchronisation der Übertragung noch nicht beendet)

Lesen Zeichen- bzw. Farbbyte aus Kursorpositionsadresse im Bild- bzw. Farbspeicher innerhalb 20 ms nach Abfrage.

Die Steuerabläufe für 'Schreiben' und 'Lesen' entfallen bei Datenübertragungen, die nicht die Kursorposition einschließen.

7.

Einstellbare Modifikationen

Über Schalter- bzw. Wickelkontakte sind für die Anschlußsteuerungen an Betriebsarten einstellbar:

- Lesesperre für RAM
- Farbreine Kreuzung

Lesesperre:

Im Lieferzustand ist das Beschreiben und Lesen des internen RAM über den Systembus möglich.

Das Lesen kann gesperrt werden durch Verbinden der Kontakte X 9 : 1 und X 9 : 2 (s. Abb. 4.2.) auf der BLP 012-3311/12/16/17.

Farbreine Kreuzung:

Im Lieferzustand ist je Positionsraster die Hinter- bzw. Vordergrundfarbe definiert. Anstelle dieser Zuordnung kann eine Farbteilung im Positionsraster gemäß Abb. 7.1. gewählt werden.

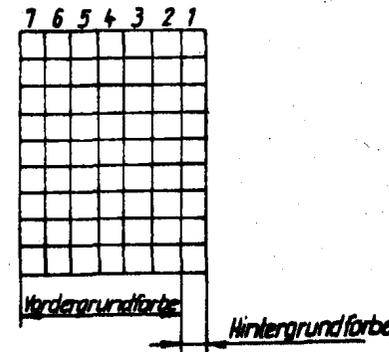


Abb. 7.1. Farbteilung im Positionsraster

In diesem Fall erfolgt die Zeichendarstellung nur auf schwarzem Hintergrund. Der den vertikalen Spalten 2 bis 7 im Positionsraster

rasterfeld zugeordnete Zeichenanteil wird in der 'Vordergrundfarbe', der Zeichenanteil der Spalte 1 in der 'Hintergrundfarbe' dargestellt.

Diese Zuordnung ist fest. Durch geeignete Zeichenwahl ist z.B. die Abbildung exakter Strichkreuzungen möglich. Einstellbar ist die Veränderung der Darstellungsart mit den Wickelbrücken X 9 : 1 bis X 9 : 8 gemäß Abb. 5.2.

Im Fall 'Farbreine Kreuzung' sind

- die Verbindungen X 9 : 3 - X 9 : 4, X 9 : 5 - X 9 : 6 zu öffnen
- die Kontakte X 9 : 1 - X 9 : 2, X 9 : 7 - X 9 : 8 zu verbinden.

## Technische Beschreibung

### Inhaltsverzeichnis

1.	Aufbau und Funktion	26
1.1.	Allgemeines	26
1.2.	Aufbau der ABS K 7029 und Verdrahtung	27
1.3.	Prinzip der Erzeugung des Schirmbildes	28
1.4.	Blockschaltbild der Hauptfunktionsgruppen	32
1.5.	Beschreibung der Hauptfunktionsgruppen	33
1.5.1.	Trennstellensteuerung	33
1.5.1.1.	Aufbau	33
1.5.1.2.	Wahl des externen Adreßbereichs	38
1.5.1.3.	Steuerung der Trennstelle	40
1.5.1.4.	Funktion der Trennstellensteuerung	42
1.5.2.	ABS-Rechnerteil	42
1.5.2.1.	Aufbau	50
1.5.2.2.	Funktionen des ABS-Rechnerteils	52
1.5.3.	ABS - RAM	52
1.5.3.1.	Aufbau	56
1.5.3.2.	Funktion des ABS-RAM	57
1.5.4.	Zeichengenerator	57
1.5.4.1.	Aufbau	59
1.5.4.2.	Funktionsablauf	60
1.5.5.	Videosignalerzeugung	60
1.5.5.1.	Aufbau	62
1.5.5.2.	Funktionsweise	62
1.5.6.	Steuerteil für Bildaufbau	62
1.5.6.1.	Aufbau	67
1.5.6.2.	Funktionsablauf	68
1.5.7.	Zusatzfunktionen	68
1.5.7.1.	Übersicht	69
1.5.7.2.	Zeichenblinken	69
1.5.7.3.	Zeichendehnung	70
1.5.7.4.	Ausschnittvergrößerung	71
2.	Mikroprogramme	71
2.1.	Allgemeiner Überblick	73
2.2.	Anfangsgenerierung	73

2.3.	Format	73
2.4.	Elementgröße	74
2.5.	Verschiebung	75
2.6.	Bildstart	79
2.7.	Anzeigeschleife ANZ	79
2.8.	Bildende BEWDE	79
2.9.	Erweiterung des Mikroprogramms	82
Anlage 1:	Videosignalerzeugung - Impulspläne	83
Anlage 2:	Bildsteuerung/Synchronisation - Impulspläne	88
Anlage 3:	Interne Register	90

## 1. Aufbau und Funktion

### 1.1. Allgemeines

Die ABS K 7029 besitzt im Gegensatz zu herkömmlichen Bildschirmsteuereinheiten eine eigene CPU, d.h. sie verliert den Charakter einer passiven, starren Schaltung und wird in den Grad eines Mikrorechners erhoben. Funktionen und Funktionsteile können somit softwaremäßig durch das ABS-interne Steuerprogramm realisiert werden. Damit werden einerseits ohne Mehraufwand wesentliche Funktionserweiterungen möglich, andererseits wird die ABS hochgradig flexibel und anpaßbar. Varianten und Sonderforderungen des Anwenders haben kaum Einfluß auf die Hardware, sondern werden durch Modifikationen des Steuerprogramms aufgefangen. Basis für die Entwicklung der ABS K 7029 ist das Mikrorechnersystem K 1520, Der Aufbau des ABS-Rechnerteils ist dem K 1520 ähnlich.

Im Standardfall ist die ABS K 7029 zur Ansteuerung des Farbmonitors K 7226 mit einem Darstellungsformat 64 Zeichen je Zeile und 32 Zeilen je Bild (64 x 32) vorgesehen, wobei alphanumerische und semigraphische Zeichen ausgegeben werden können. Die Versorgung der ABS mit Daten und Steuerinformationen erfolgt durch ein Mikrorechnersystem K 1520, das mit seinem Systembus mit der ABS K 7029 verbunden ist.

Im wesentlichen bezieht sich die weitere Beschreibung auf diesen Standardfall, es werden aber auch andere Varianten und Erweiterungen mit benannt.

Zum Verständnis der Technischen Beschreibung sind die Betriebsvorschrift und der Serviceschaltplan für die ABS K 7029 erforderlich. Grundlagen, die Aufbau, Funktion und Programmierung von Mikrorechnern betreffen und Bestandteil der 'Betriebsdokumentation Mikrorechnersystem K 1520' sind, werden hier nicht wiederholt.

### 1.2. Aufbau der ABS K 7029 und Verdrahtung

Zur ABS K 7029 gehören die Steckeinheiten (StE) ABSI (012-3311) und ABSII (012-3321), die nebeneinander in einer Kassette anzuordnen sind (s. auch Betriebsvorschrift und Abb. 1). Die ABS K 7029 ist so konzipiert, daß eine StE 'Erweiterung' (z.B. Kurveneinheit, RAM-Zeichengenerator) prinzipiell anschließbar ist. Die Erweiterung der ABS ist nicht Bestandteil dieser Technischen Beschreibung.

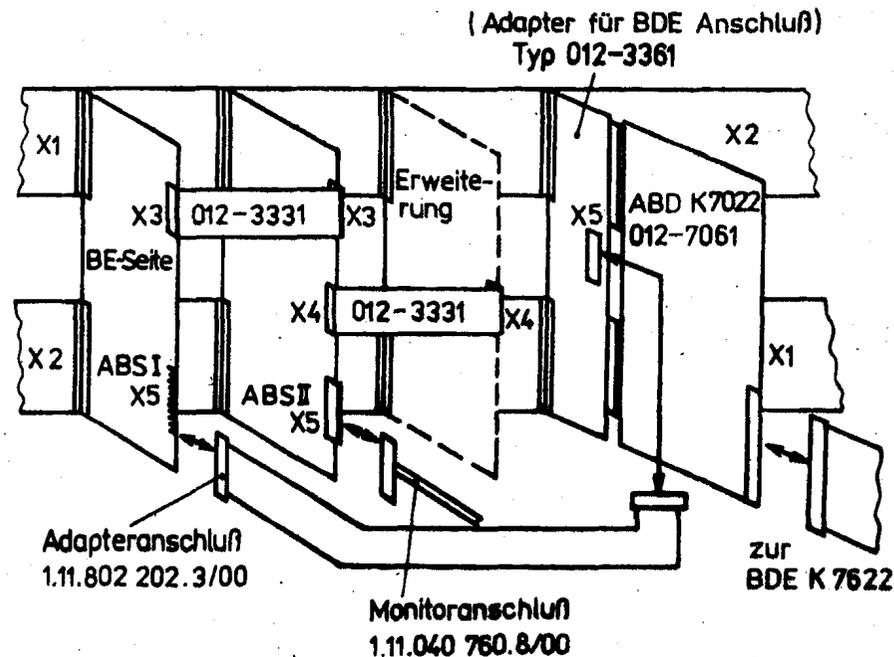


Abb. 1

Die Adapter-StE 012-3361 erlaubt den Anschluß der Bedieneinheit über Koppel-StE (ABD K 7022) an den internen AES-Bus für den Fall der Prüfung, Inbetriebnahme und Fehlersuche (s. Tab. 1).

Anschluß	Verwendung	Signalbelegung
X 1	Systembus K 1520 (ext. BUS) Kopplung ABS mit K 1520 Steuerrechner	s. Bedienhandbuch K 1520
X 2	Koppelbus K 1520 (ext. BUS) wird z.T. mit ABS-Signalen belegt	s. Betriebsvorschrift K 7029
X 3	Verbindung zwischen ABS I und ABS II	s. Anlage 4
X 4	Verbindung zwischen ABS II und StE 'Erweiterung'	s. Anlage 4
X 5	Verbindung zwischen ABS I und EDE- Adapterplatte (im Falle EDE-Anschluß)	s. Anlage 4
X 6	Monitoranschluß an ABS II	s. Anlage 4

Tabelle 1

Die vorderseitige Verbindung der Anschlüsse X 3 bzw. X 4 erfolgt mit StE 012-3331.

### 1.3.

#### Prinzip der Erzeugung des Schirmbildes

Die Erzeugung des Schirmbildes auf dem an die AFS angeschlossenen Monitor erfolgt nach dem Fernsehprinzip, d.h. die 3 Schreibstrahlen für die Grundfarben Rot, Blau, Grün werden parallel mit einer hohen Horizontal- und einer niedrigeren Vertikalfrequenz über den Bildschirm abgelenkt. Dabei können die drei Strahlen unabhängig voneinander je nach darzustellender Information punktweise ein- oder ausgeschaltet (hell- und dunkelgesteuert) werden. Das Bildfeld beinhaltet im Standardfall (s. Pkt. 3.1.) 288 Horizontal- und 448 Vertikallinien, wobei sich jede Horizontallinie im Sichtbereich aus 448

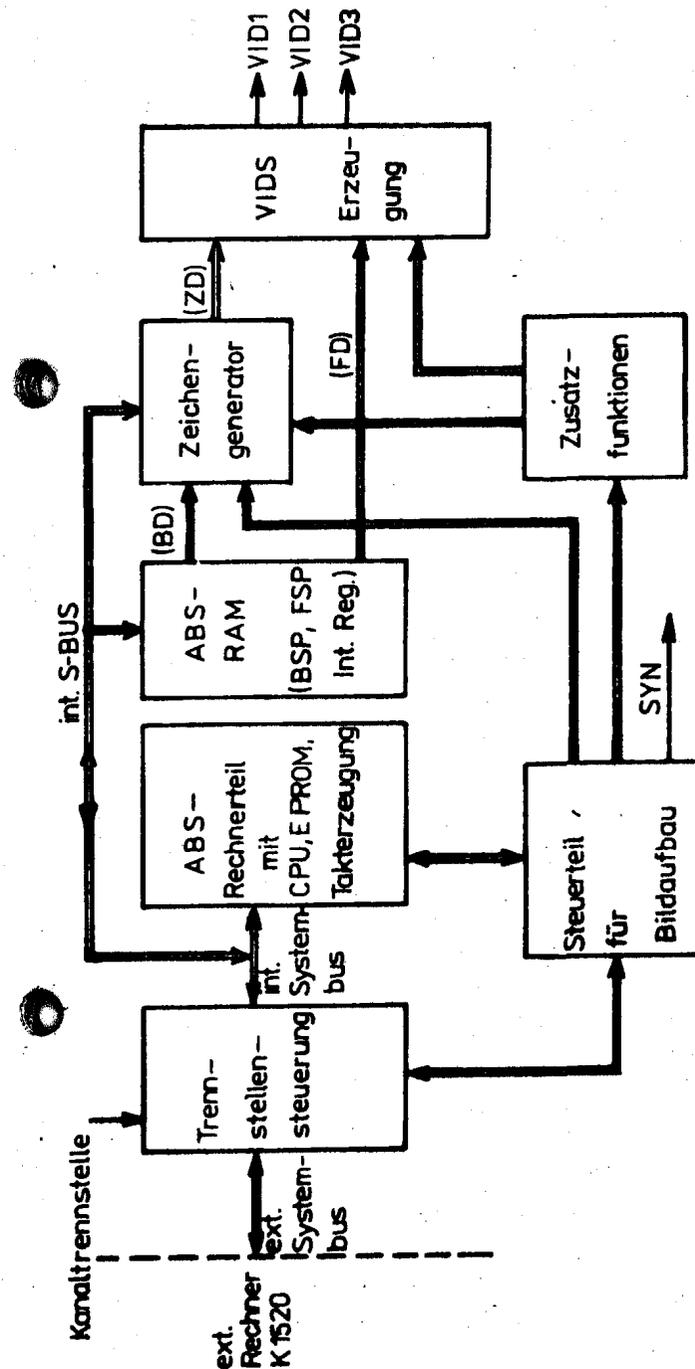
Punkten zusammensetzt. So sind bei einem Elementraster von 7 x 9 (7 Punkte horizontal, 9 Linien vertikal) insgesamt 2048 Zeichen darstellbar. Schaltungsgemäß wird kein Zeichen- und Zeilenabstand realisiert. Dieser ergibt sich bei der Darstellung alphanumerischer Zeichen durch das gegenüber dem Elementraster 7 x 9 geringere Zeichenraster 5 x 7. Der größte Teil der für den Standardfall genannten Parameter ist in Wirklichkeit variabel und wird durch das ABS-Steuerprogramm festgelegt. Die zu jedem darstellbaren Element gehörende Zeichen- und Farbinformation (2 Byte) wird entsprechend in einem Bildspeicher- bzw. Farbspeicherteil des ABS-Speichers eingetragen (BSP/FSP). Im allgemeinen (Ausnahme bei Bildrollen) ist jedem Element auf dem Bildschirm eine feste Adresse im Bildspeicher (BSP) bzw. Farbspeicher (FSP) zugeordnet, wobei beide Komponenten der Information mit dem festen Adressenabstand 1000 in den ABS-Speicher (RAM) eingetragen werden. Die Adressierung der Elemente beginnt in der oberen linken Bildschirmecke, fortlaufend innerhalb der Zeile von links nach rechts und zeilenweise von oben nach unten. Startadresse ist im Normalfall 4000 für die Bild- und 5000 für die zugeordnete Farbinformation des 1. Elementes. Bild- und Farbspeicher werden parallel während der Bilddarstellung synchron zum Strahl Lauf auf dem Monitor und im Rhythmus der Bildfrequenz ausgelesen. Der aus dem BSP ausgelesene aktuelle Zeichenkode wird einem Zeichengenerator (ROM) zugeführt, der in Abhängigkeit von der aktuellen Zeilen-Linien-Nummer den Punktkode erzeugt. Dieser Punktkode wird in einem Parallel-Serienwandler serialisiert und mit der aus dem FSP ausgelesenen Farbinformation verknüpft, so daß die 3 Steuersignale für die Grundfarben Rot, Grün, Blau zur Steuerung der Helltestverstärker im Monitor entstehen (VID 1, VID 2, VID 3).

Zur Realisierung der Synchronität zwischen den Videosignalen und dem Strahl Lauf auf dem Monitor wird durch die ABS ein Synchronisierungssignal (SYN) erzeugt, was in seinen Parametern durch die Monitorschaltung bestimmt wird und insbesondere den Linienrücklauf und Bildrücklauf der Monitorstrahlen bewirkt. In der Linien- und Bildrücklaufzeit wird der ABS-Speicher (RAM) zum Zwecke der Bild-

darstellung nicht benutzt. Nur in dieser Zeit (abgesehen vom Netzzuschalten) ist eine Korrespondenz zwischen ABS - RAM und externem K 1520-Steuerrechner oder interner ABS-CPU gestattet. Im Falle der Korrespondenz des externen Rechners mit dem ABS-RAM ist letzterer als Bestandteil des externen K 1520-Speichers zu betrachten, wobei die Einordnung an eine gewünschte Stelle des externen Adreßbereichs an der ABS einstellbar ist. In diesem Steuerzustand kann der externe Rechner die anzuzeigenden Informationen in den BSP bzw. FSP des ABS-RAM eintragen (s. Pkt. 3.5.1.).

Definition von Begriffen für die weitere Beschreibung:

Element	Kleinste adressierbare Einheit auf dem Bildschirm, der ein Zeichenbyte und ein Farbbyte im RAM zugeordnet wird
Elementezeit oder Zeichenzeit	Zeit für den Ablauf einer Linie eines Elementes (Standard: 7 Punktzeiten)
Punktzeit	Darstellzeit eines Punktes auf dem Monitor (Standard: 102 ns)
Linienzeit	Zeit für Ablauf einer Linie mit Linienrücklauf (in Elementenzeiten angegeben)
Linien-darstellzeit	Zeit für den dargestellten Linienteil (Sichtbereich ohne Linienrücklauf)
Gesamtbildzeit	Zeit für Ablauf eines gesamten Bildes mit Bildrücklauf (in Linienzeiten angegeben)
Bilddarstellzeit	Darstellungsbereich des Bildes (ohne Bildrücklauf)
Bildrücklauf	Dunkelbereich des Bildes (Strahlrücklauf von unten nach oben)
Normalbild	Normalstellung des Bildes (Startadresse 0000 für RAM)



1.4.Blockschaltbild der Hauptfunktionsgruppen

Rechnerteil, Trennstellensteuerung und Steuerteil für Bildaufbau (s. Abb. 2) sind Bestandteil der Steckeinheit ABS I, während der Rest auf Steckeinheit ABS II untergebracht ist.

- Die Trennstellensteuerung realisiert die Einordnung des ABS-RAM in den externen Adreßbereich, die Ankopplung des externen Systembus an den internen BUS und die Aktivierung der Kanaltrennstelle zu den dafür erlaubten Zeitebschnitten.
- Der ABS-Rechnerteil mit der ABS-internen CPU realisiert den Ablauf des ABS-Steuerprogramms und aller damit verbundenen Funktionen. Er steuert übergeordnet den Bildaufbau, hat Les-/Schreibzugriff zum ABS-RAM und liefert Daten zur RAM- und ZG-Adressierung während der Bilddarstellung.
- Der Steuerteil für Bildaufbau dient zur Erzeugung des Synchronisationssignals und aller weiteren Zeitsignale, die zur Bildsteuerung benötigt werden.
- Der ABS-RAM besteht aus einem 4-K-Byte Bildspeicher (BSP) inklusive internen Registern und einem 4-K-Byte Farbspeicher (FSP) und dient zur Speicherung von darzustellenden Information und Steuerinformationen.
- Der Zeichengenerator (ZG) besteht aus drei 1-K-Byte ROM und liefert das Punktraster für die darstellbaren alphanumerischen und quassigraphischen Zeichen.
- Die 'VIDS-Erzeugung' stellt die Videosignale für den Partmonitor bereit.
- Die Funktionsgruppe 'Zusatzfunktionen' beinhaltet den Hardwareteil für verschiedene Zusatzfunktionen wie Zeichendehnung, Ausschnittvergrößerung usw.

1.5.Beschreibung der Hauptfunktionsgruppen1.5.1.Trennstellensteuerung1.5.1.1.Aufbau

Die wichtigsten Bestandteile sind:

- 2 x U 216 zur bidirektionalen Ankopplung des externen Datenbus (DB 0 ... DB 7) an den internen Bus (D 0 ... D 7);
- 2 x U 212 zur Ankopplung des externen Adressenbus (AB 0 ... AB 15) an den internen BUS (A 0 ... A 15) und weiterer Steuerungssignale wie /MREQ; /RD.
- Schalter und Wickelstifte zur Wahl des externen Adreßbereichs für die ABS
- U 205 und Steuermittel zur Erzeugung des Signals /MREQE (externer Zugriffszyklus)
- Monostabiler Multivibrator zur Festlegung der externen Zugriffszeit während Linienrücklauf
- PPEXST und PPEUSRQ zur Unterbrechung der ABS-CPU und Einschaltung der Kanaltrennstelle
- PFWAIT zur Erzeugung von /WAIT bei /MREQE = 0 außerhalb der erlaubten Zugriffszeit

1.5.1.2.Wahl des externen Adreßbereichs

Dazu dienen die Schalter S 1 ... S 5, S 7, S 8 und Wickelstifte X 6 : 1 ... X 6 : 16.

Die Wahl beinhaltet:

- Breite des für die ABS reservierten Adreßbereiches;
- Anfangsadresse des ABS-RAM im externen Adreßbereich.

Es ist zu beachten, daß intern folgende feste Adressenzuordnung (s. Tab. 2) für den RAM gilt:

ADR (hex)	Speicher
4000 - 4 FFF	BSP
5000 - 5 FFF	FSP
6000 - 6 FFF	Erweiterung
7000 - 7 FFF	Erweiterung/Prüfprogramm ROM

Tabelle 2

Diese Reihenfolge muß extern bei der Datenübertragung zur ABS beachtet werden. Der reservierte Adreßbereich kann mit 4 K, 8 K, 16 K festgelegt werden. Die Anfangsadresse kann nur in den Schritten des gewählten Adreßbereichs variiert werden, beginnend mit der Adresse 0000, Zwischenwerte sind nicht zulässig!

Die im Stromlaufplan ABS I Bl. 1 dargestellten Schalterstellungen werden als 'Aus'-Stellung definiert. Bildliche Darstellung der 'Aus'-Stellungen aller Schalter s. Bild 3 und Tabellen 3, 4 und 5.

Schalterstellung	Wirkung	Funktion (bei externem Zugriff)
S 1 aus	AB 13 mit AB 13 D verbunden	Bedingung für Wahl: 8-K-Bereich
S 1 ein	AB 13 D an Masse gelegt	Bedingung bei Wahl: 16-K-Bereich
S 2 aus	AB 13 mit AB 13 S verbunden, falls 'S 3 aus'	Normalfall: AB 13 = A
S 2 ein	Masse an AB 13 S, falls 'S 3 aus'	GRW-Variante und 4 K Bereich: A 13 = 0 (statisch)
S 3 aus	Stellungen für S 2 werden wirksam.	s. oben S 2
S 3 ein	AB 12 mit AB 13 S verbunden	GRW-Variante und 16 K Bereich: AB 12 = A 13

Schalterstellung	Wirkung	Funktion (bei externem Zugriff)
S 4 aus	AB 12 mit AB 12 S verbunden	Normalfall: AB 12 = A 12
S 4 ein	AB 11 mit AB 12 S verbunden	GRW-Variante 4 und 8 K: AB 11 = A 12
S 5 aus	AB 11 mit AB 11 S verbunden	Normalfall: AB 11 = A 11
S 5 ein	AB 11 S an Masse gelegt	GRW-Variante 4 und 8 K: A 11 = 0 (statisch)
S 8 aus, S 7 aus	5 PR statisch an A 5/01	Bedingung für Wahl: 8-K-Bereich
S 8 ein, S 7 aus	Masse statisch an A 5/01	Keine externe Anwahl möglich: nicht verwendet
S 8 aus, S 7 ein	/AB 12 an A 5/01 wirksam	Anzahl bei AB 12 = 0 Wahl 4-K-Bereich
S 8 ein, S 7 ein	AB 12 an A 5/01 wirksam	Anwahl bei AB 12 = 1 Wahl 4-K-Bereich
Wickelstifte X 6 :	Es ist nur 1 Wickelverbindung zulässig (z.B. X 6/1-2 oder X 6/3-4 usw.)	Wahl der Anfangsadresse in 8-K-Byte-Schritten

Tabelle 3

Mögliche Anfangsadressen:

Adreßbereich	Schalterstellungen	Anfangs- adresse
4-K-Bereich: (S 7 ein; S 8 wechselt) S 1 aus	S 7 ein, S 8 aus; X 6/1 - 2	ab 0000
	S 7 ein, S 8 ein; X 6/1 - 2	ab 1000
	S 7 ein, S 8 aus; X 6/3 - 4	ab 2000
	S 7 ein, S 8 ein; X 6/3 - 4	ab 3000
8-K-Bereich: (S 8 aus; S 7 aus) S 1 aus	S 7 ein, S 8 aus; X 6/15 - 16	ab E000
	S 7 ein, S 8 ein; X 6/15 - 16	ab F000
	X 6/1 - 2	ab 0000
	X 6/3 - 4	ab 2000
	X 6/5 - 6	ab 4000
	X 6/7 - 8	ab 6000
16-K-Bereich: (S 8 aus; S 7 aus) S 1 ein	X 6/9 - 10	ab 8000
	X 6/11 - 12	ab A000
	X 6/13 - 14	ab C000
	X 6/15 - 16	ab E000
	X 6/1 - 2	ab 0000
	X 6/5 - 6	ab 4000
	X 6/9 - 10	ab 8000
	X 6/13 - 14	ab C000

Tabelle 4

ABSI (Typ 012-3311)

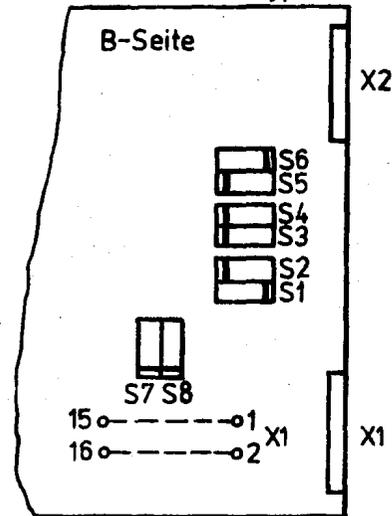


Abb. 3 'Aus'-Stellung der Schalter S 1 ... S 8

Varianten bei der Adreßbereichswahl:

Schalter- stellungen	Wirkung	Verwendung
S 2 ein, S 3 aus, S 4 ein, S 5 ein, S 1 aus	Bildinf. Farbinf. ext. Sp-Ber.  int. RAM	4-K-Bereich (GRW-Variante) Vorteil: ext. wird nur ein 4-K-Bereich belegt. Nachteil: Zugriff auf Int. Register nicht möglich (keine Zusatzfunk- tionen)

Schalterstellungen	Wirkung	Verwendung
S 2 aus, S 3 aus, S 4 aus, S 5 aus, S 1 aus		Normalfall; 8-K-Bereich
S 2 aus, S 3 aus, S 4 aus, S 3 aus, S 1 ein		Erweiterungsfall; 16-K-Bereich
S 2 beliebig, S 3 ein, S 4 ein, S 5 ein, S 1 ein		Anschluß eines ext. 8-K-Bereichs an eine erweiterte ABS (er- weiterter GRW-Fall)

Tabelle 5

1.5.1.3.

Steuerung der Trennstelle

- FFBUSRQ:

Ein externer Zugriff zum ABS-RAM ist nur möglich, wenn die ABS-CPU ihre Ausgänge hochohmig geschaltet hat (BUSAK = 0). Die notwendigen Steuer-, Daten- und Adresssignale werden dann über die Kanaltrennstelle vom Steuerrechner K 1520 geliefert. Zu diesem Zwecke wird FFBUSRQ eingeschaltet und durch Signal BUSRQ = 0 ein Busanforderungszyklus für die ABS-CPU eingeleitet. Einschalten FFBUSRQ: Durch monostabilen Multivibrator (A 41) oder Signal /MR 2.

Ausschaltbedingung: /MREQE . TAKT . BUSAK . FFHOR 3 = 1  
FFBUSRQ wird ausgeschaltet, wenn ein externer Les/Schreib-zyklus abgeschlossen ist (/MREQE = 1), der externe Takt 'high'-Potential hat, die ABS-CPU im BUSAK-Zustand ist (/BUSAK = 0)

und Linienrücklauf angezeigt ist (FFHOR 3 = 1). Das Ausschalten ist weiterhin erst nach Ablauf der UV-Zeit (A 41) möglich. Durch die Verknüpfung mit TAKT = 1 wird vermieden, daß zum Ausschaltzeitpunkt von FFBUSRQ gerade ein neuer Les/Schreibzugriff (/MREQE = 0) beginnen kann.

- FFEIXT:

Einschaltung durch TAKT-F in Verbindung mit BUSAK = 1. Ausschaltung statisch durch FFBUSRQ = 0. FFEIXT erzeugt das Signal CSST, was zur Bildung von /WREX und /MREQ-F (bei ext. Zugriff) benötigt wird. Durch FFEIXT wird der erste Les/Schreibzyklus um eine Taktperiode von TAKT-F verzögert, nachdem die ABS-CPU den BUSAK-Zustand erreicht hat. Dies ist notwendig, wenn der Zugriff aus einem WAIT-Zustand der externen CPU heraus erfolgt (normale Zykluslänge) und um einen seitlichen Vorlauf der Adressen und Daten vor /MREQ-F und /WREX zu sichern (s. Abb. 5).

- FFWAIT:

Einschaltung mit MREQE . /FFEIXT = 1 (statisch); Ausschaltung über Takteingang mit TAKT-F. Falls ein ext. Zugriff angefordert wird (MREQE = 1) und FFEIXT noch ausgeschaltet ist (ABS-CPU nicht im BUSAK-Zustand), dann wird das Signal /WAIT = 0 eingeschaltet und die CPU des K 1520 in den Wartezustand gesetzt. Dieser Zustand wird aufgehoben, sobald die ABS-CPU hochohmig geschaltet wurde (/BUSAK = 0).

- Monostabiler Multivibrator:

Der UV wird zu Beginn jedes Linienrücklaufs (FFHOR 3 = 1) eingeschaltet und bleibt einen Teil der Linienrücklaufzeit (etwa 10 s) im Ein-Zustand. Er schaltet FFBUSRQ ein und legt damit die Zugriffszeit des ext. K 1520 im Linienrücklauf fest.

- Signal /MREQE:

Dieses Signal zeigt einen externen Zugriff (Schreib- oder Lesesyklus zum ABS-RAM) an. /MREQE = 0 wird unter der Bedingung eingeschaltet, daß die vom K 1520 gesendete Adresse im gewählten Adreßbereich (s. Pkt. 3.5.1.2.) liegt und weiterhin gilt: /MREQ = 0; /ADRSP = 1; /RFSH = 1; /MEMDI = 1. Das Signal /MEMDI kann der Anwender zur Bereichsverlagerung des mittels der Schalter S 1 ... S 8 einge-

stellten Adreßbereichs verwenden. Für spezielle Anwendungsfälle können externe Lesezugriffe abgewiesen werden (Wickerverbindung B 11/1-2). Bei /MREQ = 0 wird /RDY = 0 eingeschaltet.

**- Einschaltung der Trennstelle:**

Die Daten-, Steuer- und Adreßsignale des externen K 1520 werden auf den internen hochohmig geschalteten BUS gelegt, sobald BUSAKE = BUSAK. FFBUSRG aktiv wird (/BUSAKE = 0).

Das Umschalten der Richtung des Datenkanals (U 216; A 1; A 2) erfolgt mit /RD-F. MREQE. Im Falle /RD-F = 0 und MREQE = 1 ist der Datenkanal von ABS-RAM in Richtung K 1520 geschaltet (Lesezyklus).

1.5.1.4.

Funktion der Trennstellensteuerung

Die Kanaltrennstelle wird zu Beginn jedes Linienrücklaufs aktiviert (UV) und kann durch die ABS-CPU im Bildrücklauf eingeschaltet werden (/MR 2). Die Aktivierung erfolgt unabhängig davon, ob vom K 1520 ein Zugriff gewünscht wird oder nicht (s. Abb. 4).

Die Zugriffszeit im Bildrücklauf ist länger als in der Bilddarstellungszeit, falls die ABS-CPU das Signal /MR 2 sendet. Führt sie dagegen eigene Speicheroperationen aus, so hat sie gegenüber dem ext. K 1520 die Priorität. Es ist jedoch auch dann gesichert, daß ein ext. Zugriff spätestens aller 62 s (Linienzeit) erfolgen kann.

In Abb. 5 ist der Fall dargestellt, das FFWAIT eingeschaltet ist bevor FFBUSRG durch den UV oder /MR 2 aktiviert wird (Zugriffsanforderung vor Kanalaktivierung). Nachdem die ABS-CPU /BUSRG-F = 0 erkannt hat, leitet sie einen Busanforderungszyklus ein und schaltet sich hochohmig (/BUSAK = 0).

Nach einer Verzögerung von 1 Taktperiode wird FFEKST eingeschaltet und eine weitere Taktperiode später FFWAIT abgeschaltet. Der von der ext. CPU bereits gestartete Zyklus kann somit abgearbeitet werden. Der K 1520 kann mittels Signal /MREQ weitere Lese- oder Schreibzyklen senden, solange FFBUSRG noch eingeschaltet ist. Trifft die Abschaltung während eines laufenden Zyklus ein, so wird dieser noch vollständig beendet.

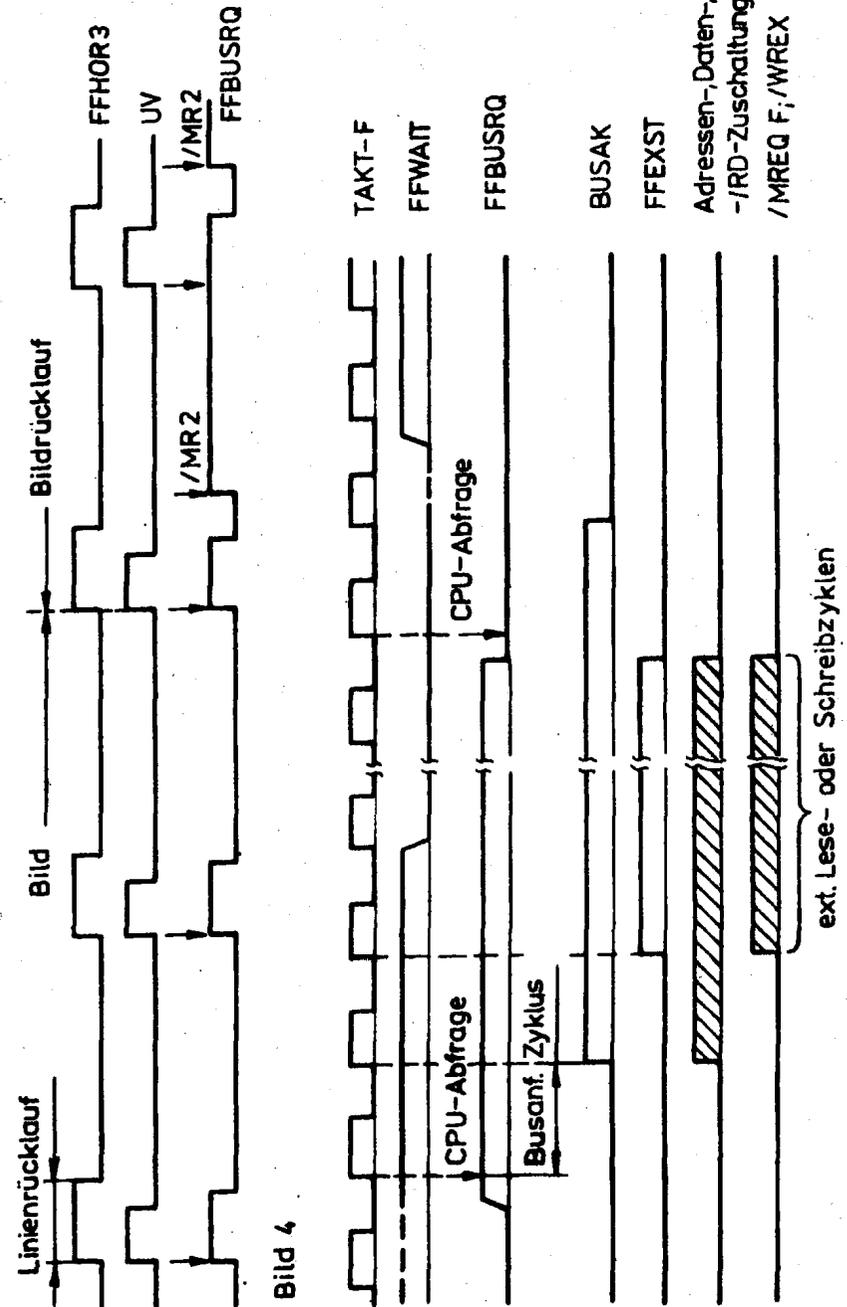


Bild 4

Abb. 5

Abb. 6 zeigt zwei externe Lese- und einen Schreibzyklus zum ABS-RAM, wobei während des Schreibzyklus die UV-Zeit abläuft. Der laufende Zyklus wird beendet, bevor FFBUSR = 0 wird. Der folgende Lesezyklus führt zum WAIT-Zustand für den K 1520.

### 1.5.2.

#### ABS-Rechnerteil

##### 1.5.2.1.

#### Aufbau

Hauptbestandteile des ABS-Rechnerteils sind:

- U 880 - CPU
- 3 U 212 (A 26; A 27; A 49 ...) zur Verstärkung der CPU-Steuer- und Adresssignale;
- 2 U 216 (A 11; A 12 ...) zur Verstärkung und Richtungssteuerung des internen Datenbusses;
- U 205 (A 18 ...) zur Dekodierung der I/O-Portadressen;
- U 205 (A 17 ...) zur Dekodierung der Speicherblockadressen;
- 2 x 1K-Byte-PROM (A 13, A 14 ...) zur Speicherung des ABS-Steuerprogramms, wobei im Standardfall nur 1 PROM (A 13) bestückt ist;
- Taktversorgung mit Taktgenerator 1 (TG 1) und Taktgenerator 2 (TG 2)
- Steuermittel z.B. zur Erzeugung der Signale /WRRAM; /WAIT-F; ADRZL usw.
- Register (A 19 ...) FFBIEND und FFBREND zur Speicherung von speziellen Steuerzuständen.

Abb. 7 zeigt die Datenwege innerhalb der ABS.

Es treten folgende Fälle auf:

- CPU korrespondiert mit PROM oder CTC:  
B ist in Richtung I geschaltet; A ist abgeschaltet. EDS zeigt Datenaustausch an.
- CPU korrespondiert mit Register /FF-Teil oder RAM:  
B ist in Richtung I bei Schreib- und Richtung II bei Lesezyklus geschaltet; A ist abgeschaltet. EDS zeigt Datenaustausch an.

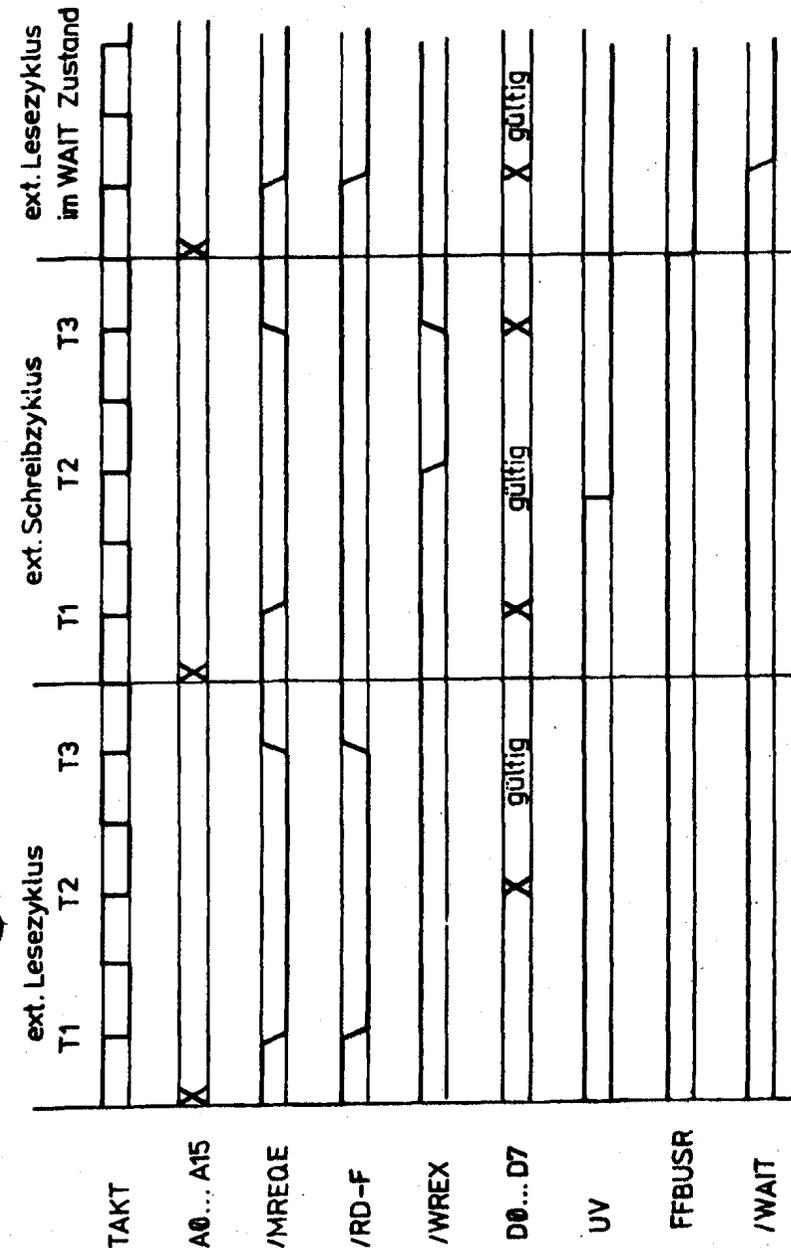


Abb. 6

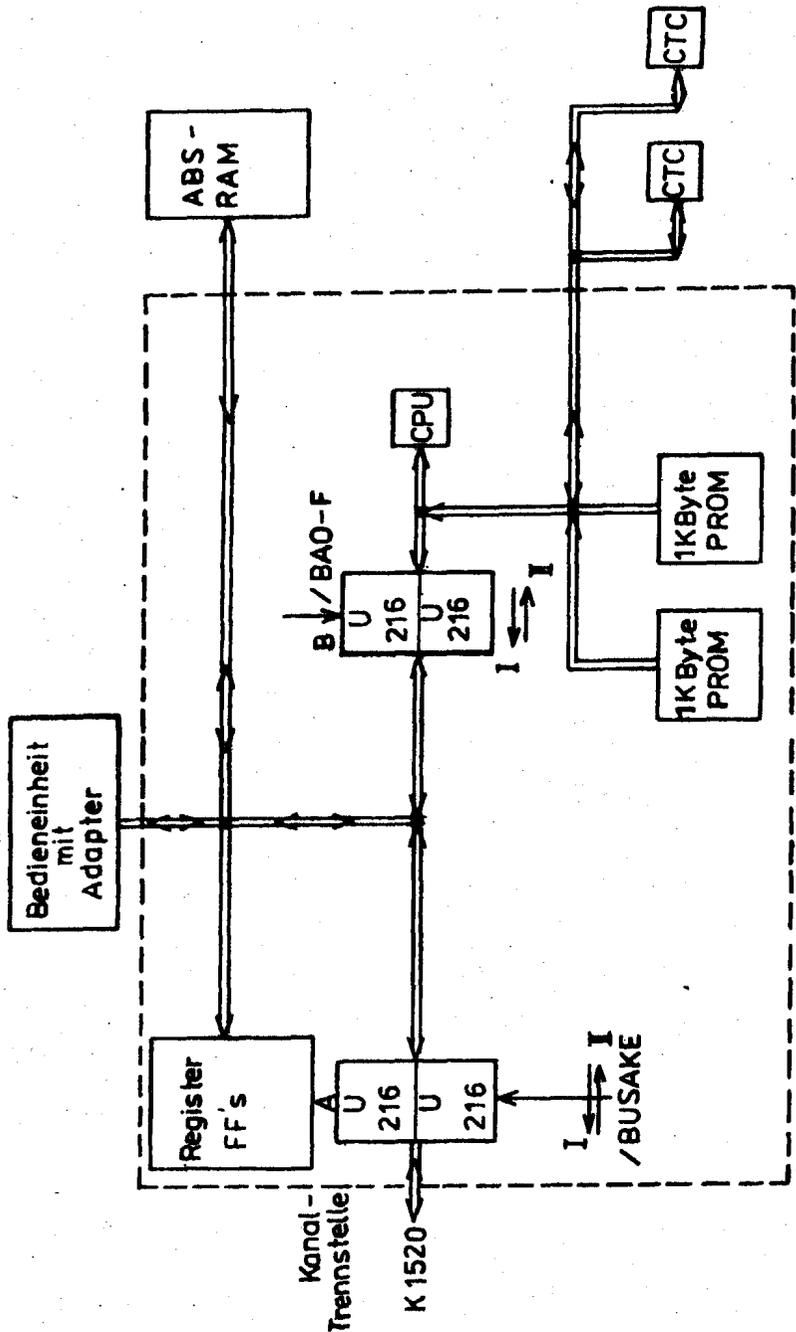


Abb. 7

- K 1520 korrespondiert mit RAM:  
A ist in Leserichtung (I) oder Schreibrichtung (II) geschaltet;  
B ist abgeschaltet. EDE zeigt Datenaustausch an.
- BDE korrespondiert mit RAM (nicht /BUSRQ-F = 0 zur CPU)  
A und B abgeschaltet, BDE liefert alle Steuersignale (Speichertest mit BDE).

Ein/Ausschalten von A: /BUSAKE  
 Richtungsteuerung von A: /RD-F . MREQ (s. Pkt. 1.5.1.)  
 Ein/Ausschalten von B: /BAO-F ('1' = eingeschaltet;  
 '0' = ausgeschaltet).

Richtungsteuerung von B: Richtung II (Lesen);  
 $A_{14} \cdot (\overline{MREQ-F} \vee \overline{RD-F}) = 1$   
 (RAM-Lesezyklus). In allen anderen Fällen ist B in Schreibrichtung geschaltet.

Ein externer Zugriff zur ABS-CPU, CTC, PROM ist nicht möglich.

Struktur des internen Adreß- und Steuerbusses:

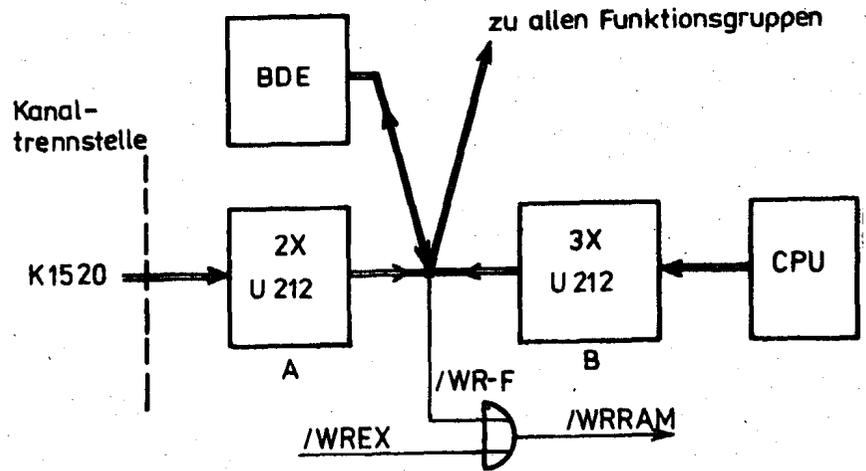


Abb. 8

Abb. 8 zeigt die Struktur der wichtigsten Adreß- und Steuerleitungsverbindungen in der ABS.

Es treten 3 Fälle auf:

- CPU aktiv: A ausgeschaltet; B eingeschaltet; BDE zeigt an. (I)
- Kanal aktiv: A eingeschaltet; B ausgeschaltet; BDE zeigt an. (II)
- BDE aktiv: (sendet /BUSRQ-F zur CPU); A und B ausgeschaltet, BDE erzeugt alle Signale (III)

Im Fall I werden folgende Adreß- und Steuersignale von der CPU bereitgestellt oder empfangen:

- A 0 ... A 15 (A 15 wird an der EDE nur angezeigt, in der Schaltung aber nicht verwendet);
- /MREQ-F; /RD-F; /IORQ-F; /WR-F (daraus wird /WRRAM); /RFSH-F; /HALT-F; /M 1-F;
- /WAIT-F für ABS-CPU von CPU- und Synchronisationsschaltung oder von BDE;
- /INT von 1. CTC;
- /RESET von ext. K 1520 oder BDE;
- /BUSRQ-F von Trennstellensteuerung (FFBUSRQ) oder BDE;
- /BUSAK nach Anforderung (/BUSRQ-F = 0) von BDE oder Trennstellensteuerung. Falls /BUSAK = 0, folgt /BAO-F = 0. Sendet die BDE: /WAIT-F = 0, dann werden ebenfalls direkt Impulse /BAO-F = 0 erzeugt, die zum Speicherrefreshen durch die BDE verwendet werden.

Im Fall II werden die Signale von K 1520 verwendet:

- AB 0 ... AB 13 (Die restlichen Adreßbits werden in der ABS statisch erzeugt, da nur RAM-Zugriff möglich ist).
- /MREQ über /MREQE entsteht /MREQ-F
- /RD
- /WR wird zu /WREX
- RESET

Weitere Signale des K 1520 werden nur in der Trennstellensteuerung verwendet. Ein Refreshen des ABS-RAM vom K 1520 aus erfolgt nicht.

Im Fall III: BDE sendet Adreß- und Steuersignale:

- Alle Signale wie im Fall I;

- /MEMDI-F zur Sperrung der Dekodierschaltung zur Speicherauswahl
- /BAO-F während Refreshen;
- /WAIT-F bei schrittweiser Programmabarbeitung;
- /BUSRQ-F zur Abschaltung der CPU

Die Erzeugung der /MRi-Signale erfolgt mit U 205 (A 17 ...) anhand von A 12, A 13, A 14 unter der Bedingung: /MREQ-F = 0; /RFSH-F = 1; /MEMD-F = 1.

/MR 6 und /MR 7 sind nur auf die Rückverdrahtung geführt. /MR 1 und /MR 2 werden als direkte Signale für Steuerzwecke benötigt, die niederen Adreßbits sind deshalb beliebig.

Jedes /MRi-Signal repräsentiert einen 4-K-Speicherbereich. Die PROM (1K-Byte Kapazität) liegen in getrennten 4-K-Bereichen (/MR 0; /MR 3). Dadurch erübrigt sich eine weitere Dekodierung in 1-K-Byte-Blöcke (s. Abb. 9).

Der 1. PROM (A 13) enthält das Standard-Steuerprogramm, der 2. PROM (A 14) wird nur im Erweiterungsfall bestückt.

### Dekodierung der Speicherblockadressen:

Aufteilung int. Adreßbereiche:

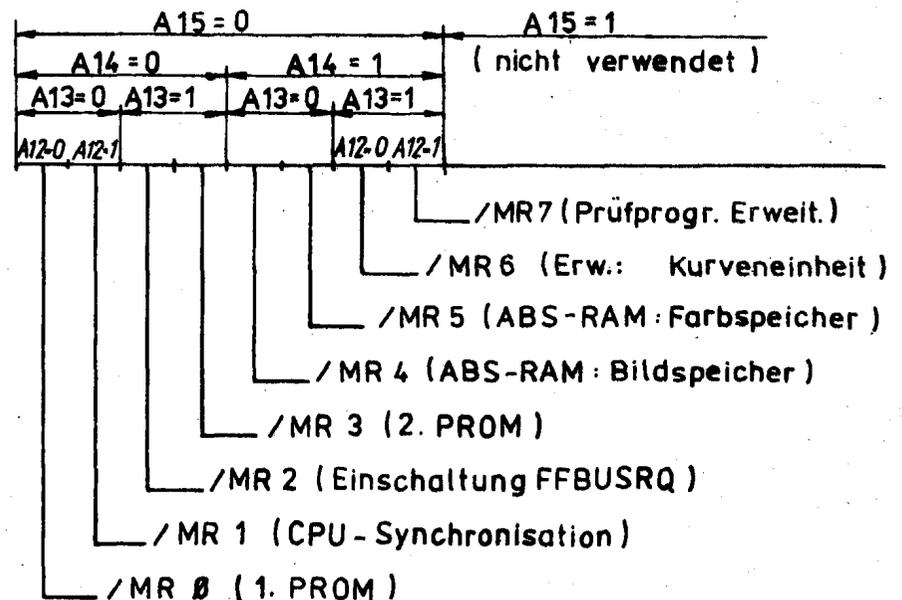


Abb. 9

Dekodierung der I/O-Portadressen:

A 0 } Adressierung des CTC-Kanals 1 - 4 der 1. und 2. CTC  
 A 1 } (s. Tab. 6)

A 2	A 3	A 4	I/O-Port
0	0	0	/I 00 Adressierung 1. CTC (A 88)
1	0	0	/I 01 Adressierung 2. CTC (A 68)
0	1	0	/I 02 Adressierung FFREND (A 39)
1	1	0	/I 03 Adressierung Register (A 19)
0	0	1	/I 04 nicht verwendet (Reserve)

Tabelle 6

Die Erzeugung der IOi-Signale erfolgt mit U 205 (A 18) anhand von A 2, A 3, A 4 unter der Bedingung: /IORQ-F = 0, /BAO-F = 1. Nur die CPU kann zu den I/O-Ports zugreifen und I/O-Zyklen steuern.

Taktversorgung

Es können 2 Taktgeneratoren bestückt werden, im Standardfall ist nur TG 1 vorhanden.

TG 1: Taktperiode  $t_p = 102$  ns für Bildformat 64 x 32 (bzw. 56 x 24)

TG 2: Taktperiode  $t_p = 80$  ns für Bildformat 80 x 32

Mit Wickeln der Brücke E 2 auf ABS I kann einer der beiden Taktgeneratoren zur Punktakterzeugung festgelegt werden (PZT).

E 2/2 - 4: TG 1 E 2/1 - 3: TG 2

Der interne CPU-Takt wird durch die Sonderbaustufe SO 31 geformt.

Der dazu notwendige Rohtakt kann sein:

- Takt von TG 1 4mal untersetzt durch 2 FF (A 94);

- Externer Takt von K 1520.

Die Auswahl erfolgt mit Brücke E 3:

E 3/1 - 2 Takt von TG 1 E 3/3 - 4 TAKT von K 1520

Speicherregister und FF:

Im Register (A 19) (s. Tab. 7) können 4 Bits zur Speicherung spezieller Zustände mit /I 03 = 0 und D 0 ... D 3 gesetzt werden.

D 0	D 1	D 2	D 3	Signal	Verwendung
1	0	0	0	/VV 1	Ausschnittvergrößerung
0	1	0	0	/ZGF	Für Erweiterungszwecke
0	0	1	0	/FFBLINK	Zeichenblinken: Zustand Ein/Aus
0	0	0	1	/UPTH	Rücksetzen von Steuer-FF, Anhalten Zähltakt für CTC.

Tabelle 7

Diese Signale werden von der CPU mit I/O-Zyklus gesetzt oder gelöscht.

FFBIEND:

Dieses FF zeigt das programmäßige Ende der Bilddarstellungszeit an. Es wird eingeschaltet, sobald alle programmierten Bildzeilen abgearbeitet sind. In der Regel ist dieser Zeitpunkt identisch mit dem Beginn der Bildrücklaufzeit (Strahlrücklauf), nur bei verkürzten Formaten (Sonderfälle) liegt der Zeitpunkt früher.

EIN: L/H-Flanke von (WR - F . MR 1) und D 4 = 1;  
 (vor Ablauf der letzten dargestellten Bildlinie)

AUS: L/H-Flanke von (WR - F . MR 1) und D 4 = 0;  
 (vor Beginn der ersten dargestellten Bildlinie)

FFBREND:

Dieses FF zeigt das programmäßige Ende des Bildrücklaufs an. Es wird von der CPU entsprechend der programmierten Parameter gesetzt bzw. rückgesetzt und dient zum Ausschalten des Bildrücklaufs (FFBILDR).

EIN: /I 02 (Taktingang), falls FFREND = 1;

AUS: /I 02 (Taktingang), falls FFREND = 1.

Sonstige Signale:

- /ADRZL wird zum Laden des Adreßzählers für den ABS-RAM während CPU- oder K 1520-Zugriff benötigt.  
/ADRZL = /FFBILDR./FFBIEND./BUSRQ-F. (WR-F.MR 1)  
Innerhalb des Bildrücklaufs und bei Abschaltung der CPU ist dieses Signal statisch eingeschaltet, während der Bilddarstellungszeit nur bei Ausgabe der Startadresse zum Adreßzähler (/MR 1 = 0).
- ADRZZU = /FFBILDR./FFBIEND. Dieses Signal dient zum Sperren des Zähltaktes für den Adreßzähler.
- /LINZL = WR-F.MR 1. Dieses Signal dient zum Laden des Linienzählers zum Zeitpunkt der Ausgabe der Startadresse an den Adreßzähler.
- /WAIT-F = /FFHOR 3.MR 1. Die CPU kann sich durch Ausgabe von /MR 1 = 0 während FFHOR 3 = 0 selbst in den WAIT-Zustand versetzen (Synchronisation mit Ablauf der Linienszeit), der aufgehoben wird, sobald FFHOR 3 = 1 ist.
- /RFSMT = FFBIEND./RFSH-F v /MREQ-F. Der Refresh-Takt für den ABS-RAM wird während FFBIEND = 0 gesperrt.

1.5.2.2.

Funktionen des ABS-Rechnerteils

Die ABS-CPU arbeitet ein Steuerprogramm ab, was unter Abschnitt Mikroprogramm (Pkt. 2.0.) näher beschrieben ist. Das Mikroprogramm steht, beginnend ab Adresse 000, im 1. PROM, im Erweiterungsfall auch Teile im 2. PROM. Für die eigene Arbeit der CPU steht ein bestimmter RAM-Bereich zur Verfügung (ADR.4 000 ... ..4 EFF), der als 'Interne Register' bezeichnet wird (s. Anlage 3)

Funktionen:

Vorbereitung der Bildanzeige:

- Rückstellung der Schaltung neten /RESET durch Einschalten von /UPTH = 0
- RAM-Bereich löschen
- Standardparameter in Interne Register (RAM) eintragen
- Aufbereitung des Bildformats, Programmierung der CTC, Start der Hardware-Schaltung durch /UPTH = 1
- Aufbereitung der Elementgröße; Eintragung weiterer Parameter

Bilddarstellung:

- Dabei werden zyklisch mit der Bildfolgefrequenz folgende 3 Programm-Abschnitte durchlaufen:
- Bildstart
  - Anzeigeschleife
  - Bildende

Bildstart

Alle Parameter, die die CPU während der Bilddarstellungszeit zur Steuerung benötigt, werden in die CPU-Register geladen (s. Abb. 10). Ein Zugriff zu den Internen Registern durch die CPU ist später nicht mehr möglich. Durch Abfrage der CTC wird der Zeitpunkt zum Start der neuen Bilddarstellungszeit erkannt.

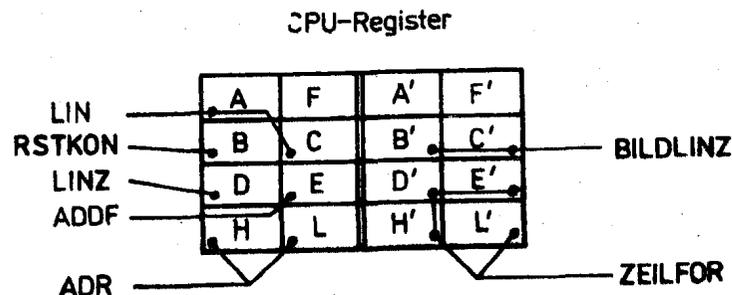


Abb. 10

- BILDLINZ:** Anzahl der Linien je Bild
- LIN:** Anzahl der Linien je Bildzeile
- LINZ:** Aktuelle Liniennummer
- ADDF:** Additionsfaktor für RAM-Adresse bei Übergang zu neuer Zeile
- ADR:** RAM-Adresse für erstes Zeilenelement der aktuellen Bildzeile
- RSTKON:** Rückstellkonstante für Verschiebeprogramm
- BLZ:** Blinkzähler (Blinkfrequenz)
- ZEILFOR:** Zeilenformat (für Zeilenverdopplung)

Anzeigeschleife:

Der Strahllauf auf dem Bildschirm wird programmäßig innerhalb der CPU mit vollzogen.

Zu Beginn jeder neuen Linie wird die RAM-Startadresse und die aktuelle Liniennummer ausgegeben.

In Abb. 11 ist zu erkennen, daß sich die CPU nach Vorbereitung von ADR und LIN-Nr. der folgenden Linie selbst mit MR 1 in den WAIT-Zustand setzt und sich mit FFHOR 3 synchronisiert. AD ZL und LINZL müssen immer innerhalb von FFHOR 3 = 1 liegen.

Die Anzeigeschleife wird verlassen, sobald 288 Linien abgearbeitet sind.

Abb. 12 zeigt Ein/Ausschaltpunkte von FFBIEND bzw. FFBREND.

Bildende:

- Cursorbehandlung (Umladen des RAM)
- Realisierung Zeichenblinken (setzen FFELINK)
- Realisierung von Zusatzfunktionen

Nach Abschluß dieser Operationen wird /MR 2 = 0 eingeschaltet, so daß der ext. K 1520 (s. Abb. 13) Speicherzugriff erhält (zyklisch mit jeder neuen Linie). Nach Ablauf des NUSAK-Zustandes prüft die CPU den Stand des Bildrücklaufs durch Abfrage der CTC.

An einer bestimmten Stelle des Bildrücklaufs wird eine kurze INT-Routine gestartet, die zur Bildung des Synchronisierungssignals SYN gebraucht wird. An einer weiteren festgelegten Stelle beginnt erneut der Bildstart. Die Zusammenhänge sind aus Abb. 13 zu erkennen.

1.5.3.

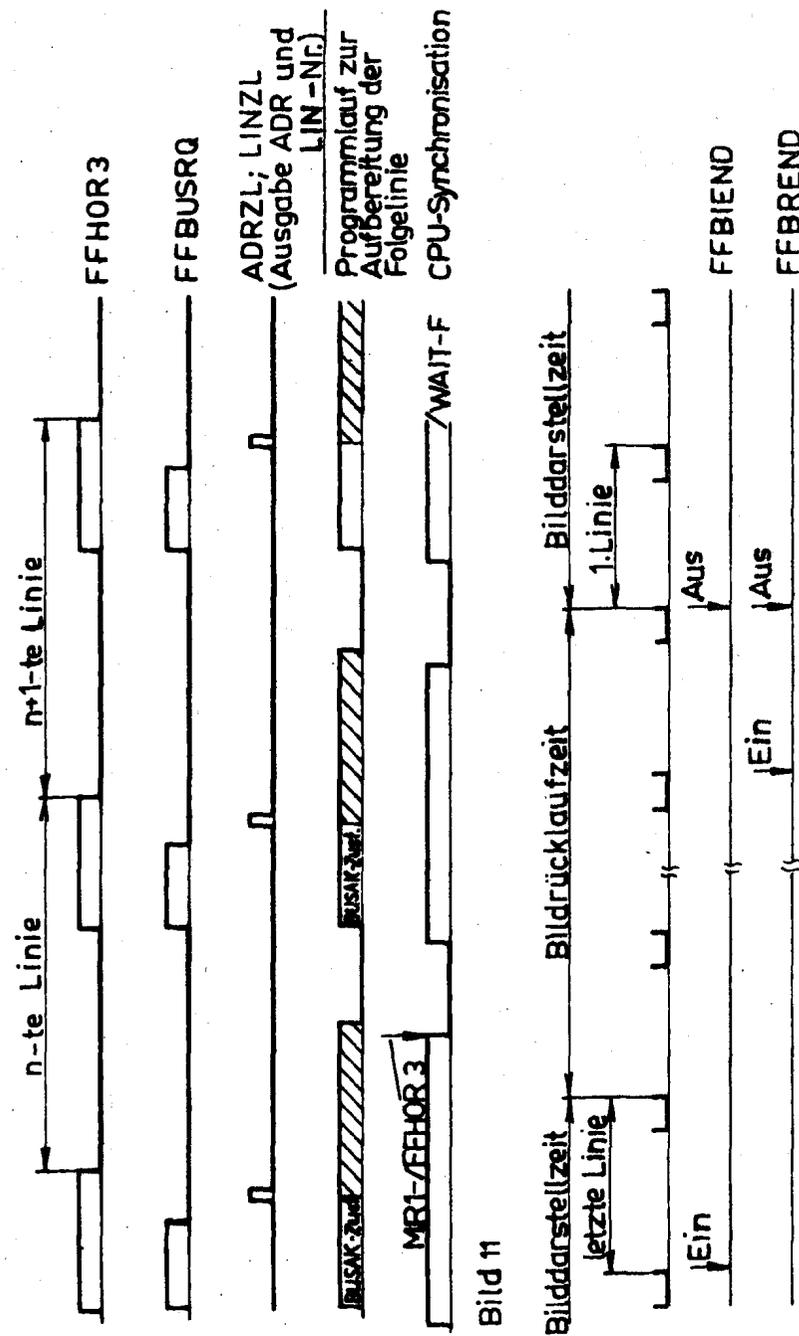
AES - RAM

1.5.3.1.

Aufbau

Der APS-RAM ist aus dynamischen RAM-Schaltkreisen mit einer Kapazität von jeweils 4K-Bit aufgetaut. Je 8 Schaltkreise bilden einen Speicherblock von 4K-Byte Kapazität. Der APS-RAM umfaßt zwei Speicherblöcke:

- 4K-Byte Bildspeicher (FSP), (A 1.1 ... A 1.8....);
- 4K-Byte Fertspeicher (FSP), (A 1.9 ... A 1.16 ...).



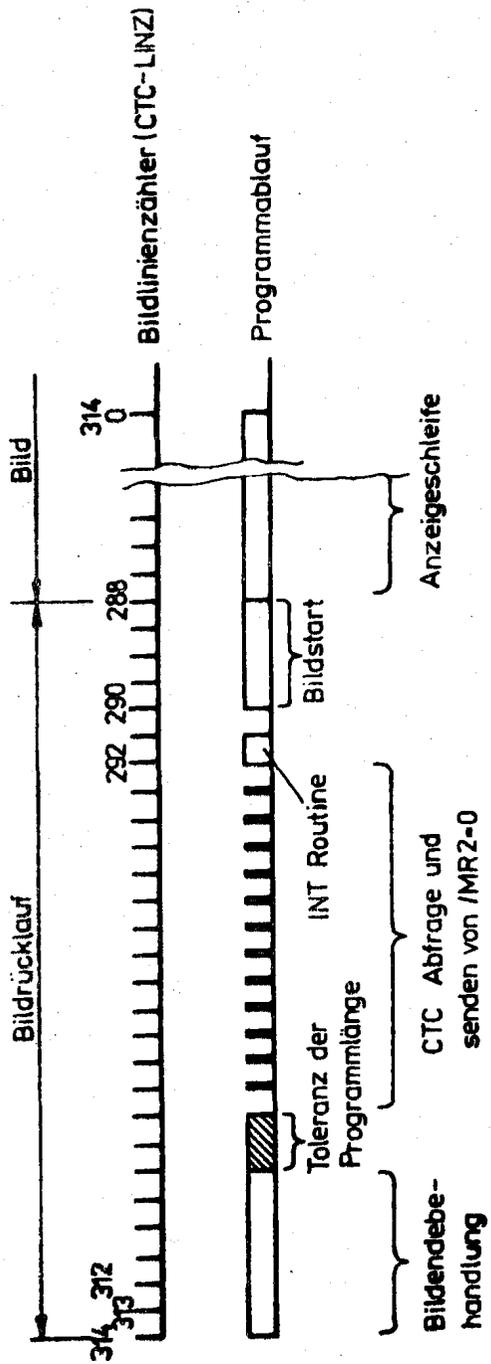


Abb. 13

Zum ABS-RAM gehören weiterhin:

- Adreßzähler (A 9 ... A 11 ...);
- 2 x U 212 zur Einkopplung der RAM-Ausgangsdaten auf den internen Datenbus (D 0 ... D 7);
- Datenregister (A 41, A 42, A 61, A 71 ...) zur Speicherung von 2 Byte Information;
- Steuermittel zur Speicherensteuerung.

Bild- und Farbspeicher:

Impulspläne und Beschreibung für den Betrieb der RAM-Schaltkreise sind in den Baueinheitenunterlagen (Unterlagen für integrierte Schaltkreise Typ K 565 HU 1 A vom VEB Funkwerk Erfurt) enthalten.

- /CS CS liegt statisch auf Masse (Einschaltzustand);
- CE zur Aktivierung eines Schreib- oder Lesezyklus;
- /WE WE = 0 = Schreiben; WE = 1 = Lesen;
- A 0 A 11 Adreßsignaleingänge;
- D I Eingang-Datensignal (invers zum Ausgangssignal);
- D O Ausgang-Datensignal.

Der RAM verliert seine Informationen:

- bei Netzatschaltung
- wenn innerhalb einer festgelegten Zeit ( $t \leq 2 \text{ ms}$ ) kein Refresh-Vorgang erfolgt

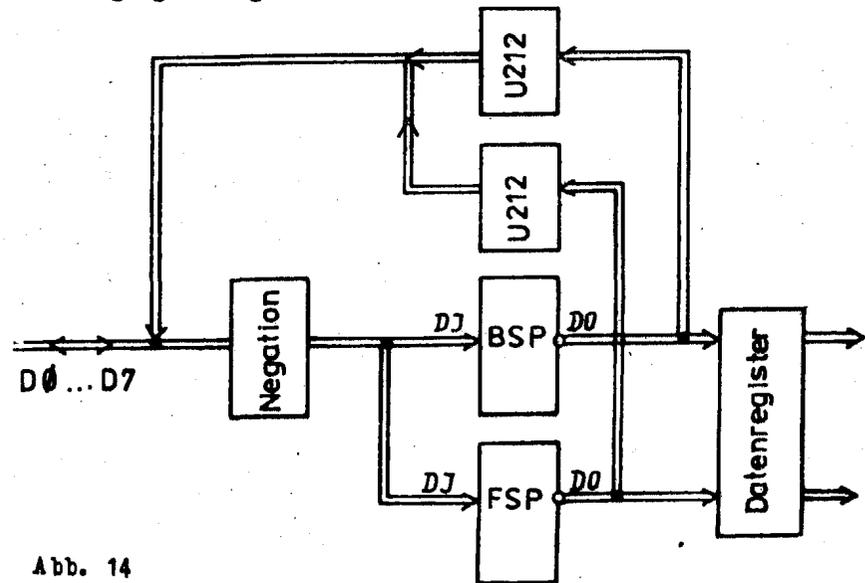


Abb. 14

Abb. 14 zeigt die Struktur des Datenbusses innerhalb der Funktionsgruppe AES-RAM. Die Adresssignale werden vom Adresszähler geliefert, der diese entweder parallel von A 0 ... A 11 übernimmt (/ADRZL = 0) oder selbständig weitersählt (/ADRZL = 1; Zähltakt auf /ADRZZ).

CE wird durch /SPTAKT v /RPSHT v /MR 4 v /MR 5 erzeugt und durch Schaltkreis P 361 (A 3) verstärkt und geformt.

Das Einschalten des U 212-Schaltkreises (A 5) erfolgt mit RD-F = 1 und /MR 4 = 0, des U 212 (A 8) mit RD-F = 1 und /MR 5 = 0.

Das 2-Byte-Datenregister übernimmt die Information an seinen Eingängen mit PT 1 = 1.

### 1.5.3.2.

#### Funktion des AES-RAM

Der AES-RAM wird in 3 verschiedenen Betriebsarten benutzt:

- Fall I Speicherlese- oder Schreitzyklen durch CPU oder externen K 1520
- Fall II Speicherlesen während Bild darstellzeit
- Fall III Refreshen

#### Fall I:

CPU oder K 1520 stellen Lese- oder Schreibzyklen zum BSP oder FSP. Dabei wird CE entweder durch /MR 4 = 0 (BSP) oder /MR 5 = 0 (FSP) ausgelöst. Der Adresszähler schaltet seine Paralleleingangssignale (A 0 ... A 11) direkt zu seinen Ausgängen und damit zum RAM durch, da das Signal /ADRZL = 0 geschaltet ist. /ADRZZ ist gesperrt. Im Falle von Lesezyklen wird durch RD . MR 4 = 1 oder RD . MR 5 = 1 einer der beiden U 212-Schaltkreise eingeschaltet. Die in das Datenregister übernommenen Signale werden nicht ausgewertet.

#### Fall II:

Die CPU trägt mit /ADRZL = 0 die Anfangsadresse während des Linienrücklaufs in den Adresszähler ein, danach zählt der Adresszähler selbständig durch Zählimpulse auf /ADRZZ die Adressen synchron zum Strahl Lauf auf dem Monitor weiter. CE für BSP und CE für FSP werden parallel durch Signal /SPTAKT aktiviert. Die Schaltkreise U 212 sind gesperrt. Die für jede RAM-ADR in das

Datenregister übernommene Information (Zeichenbyte, Farbbyte) wird in den Funktionsgruppen 'Zeichengenerator' und 'Videosignalerzeugung' ausgewertet.

#### Fall III:

Das Refreshen des RAM geschieht durch die Steuerung von Refreshzyklen, wobei alle Adresskombinationen auf den Adresssignaleingängen A 0 ... A 5 innerhalb von  $t \leq 2$  ms mindestens einmal angesprochen werden müssen. Die Refreshzyklen sind für den RAM identisch mit Leserzyklen, so daß das Auslesen von BSP und FSP während der Bild darstellzeit als Refreshen gewertet wird.

Korrespondiert die CPU mit dem RAM, dann erzeugt sie spezielle RPSH-Zyklen, wobei über /RFSHT das Signal /CE = 0 aktiviert wird. Die Refreshzyklen des externen K 1520 werden nicht ausgewertet.

Anlage 1, Abb. 1 zeigt das Weiterzählen der RAM-ADR und die Übernahme der entsprechenden RAM-Information zum Zeitpunkt PT 1 in das Datenregister.

Bei der Zusatzfunktion 'Ausschnittvergrößerung' wird das RAM-Adresssignal A 5 über das EXOR (A 2/4, 5, 6) manipuliert (s. Pkt. 1.5.7.).

Die Bedeutung der einzelnen Bits des Farbbytes geht aus der Betriebsvorschrift der AES K 7029 hervor.

### 1.5.4.

#### Zeichengenerator

#### 1.5.4.1.

#### Aufbau

Der Zeichengenerator (ZG) besteht aus 3 steckbaren PROM, die die vom Anwender programmierte Punktinformation für jedes darzustellende alphanumerische oder semigraphische Zeichen enthalten. Die Kapazität beträgt 256 Zeichen.

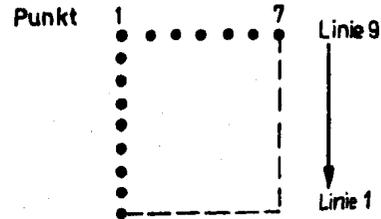
Die Adressierung erfolgt einmal durch das Datenregister (Signal BD 0 ... BD 7) und zum anderen durch den Linienzähler (LINZ) (A 4, A 43 AES II).

Jeder PROM enthält für alle Zeichen die Linienpunktinformationen für eine Anzahl festgelegter Elementelinien.

### Dabei gilt:

Für Format 64 x 32 (Standardfall) und 80 x 32:

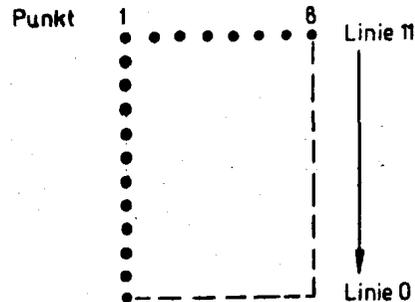
1. PROM (A 51, ABS II) Linie 1, 2, 3
2. PROM (A 52, ABS II) Linie 4, 5, 6, 7
3. PROM (A 53, ABS II) Linie 8, 9



Zugeordneter Elementeaufbau  
(7 x 9 Raster)

### Für Format 56 x 24 gilt:

1. PROM Linie 0, 1, 2, 3
2. PROM Linie 4, 5, 6, 7
3. PROM Linie 8, 9, 10, 11



Zugeordneter Elementeaufbau  
(8 x 12 Raster)

Nach Anlegen eines bestimmten Zeichenkodes (ED 0 ... ED 7) und einer Liniennummer an die Eingänge A 0 ... A 9 und CS/WE der PROM stellt der adressierte PROM die Punktinformation auf ZD 0 ... ZD 7 zur Verfügung. Dabei ist ZD 7 dem Punkt 1 zugeordnet. Beim 7 x 9 Raster ist ZD 0 frei, beim 8 x 12 Raster dagegen Punkt 8 zugeordnet.

Die Liniennummer wird von der CPU dual verschlüsselt auf D 0 ... D 3 zur Verfügung gestellt und im LINZ (A 4) für die Dauer einer Linienzzeit gespeichert. Die zwei niederen Ausgangsbits des LINZ werden direkt auf A 0 und A 1 der PROM geschaltet, während aus den 2 oberen Ausgangsbits durch einen U 205 (A 43) die CS/WE-Signale der PROM gebildet werden (s. Tab. 8):

D 0	D 1	D 2	D 3	Zuordnung
0	0	0	0	1. PROM
1	0	0	0	2. PROM
0	1	0	0	3. PROM
1	1	0	0	frei
				A 1
				A 0

Tabelle 8

Der U 205 (A 43) ist aktiv und schaltet damit die ZG-PROM ein, wenn ZGAW durch Brücke X 7 an Masse gelegt ist. Anderenfalls wird der ZG gesperrt, wenn gilt:

1 = FD 7 . ZGAW (Erweiterungsfall) . (A 33/1, 2, 3).

Weiterhin kann in Verbindung mit FFBIEND = 1 das Signal /LIN 7 = 0 eingeschaltet werden (für Synchronisierungsbildung). Der Linienzähler übernimmt die Liniennummer auf D 0 ... D 3 mit /LINZ = 0.

### 1.5.4.2.

#### Funktionsablauf

Kurz vor Ende des Liniennrücklaufs (/ADRZL = /LINZL = 0) sendet die CPU die für die nächste Linienzzeit gültige Liniennummer (LIN-NR), die in LINZ (A 4) gespeichert wird und durch U 205 (A 43) einen der 3 PROM adressiert. Während der Liniendarstellungszeit werden laufend die Punktinformationen entsprechend der vom Datenregister bereitgestellten Zeichenkodes ausgegeben und in das Schreibregister der Funktionsgruppe 'Videosignalerzeugung' eingetragen.

Ist ein zweiter ZG vorhanden (Erweiterungsfall), dann wird durch FD 7 = 1 auf den 2. ZG umgeschaltet, indem der U 205 (A 43) ausgeschaltet wird. Dies gilt aber nur in der Bildarstellungszeit (/ADRZL = 1).

Das Signal /LIN 7 = 0 wird während eines Teils der Bildrücklaufzeit eingeschaltet.

## 1.5.5.

### Videosignalerzeugung

#### 1.5.5.1.

#### Aufbau

Zu dieser Funktionsgruppe gehören:

- Schieberegister (A 63, A 64) zur Serialisierung des Zeichenbytes (ZD 0 ... ZD 7)
- Register zur Speicherung des Farbbytes (A 62, A 72)
- Schaltung zur Verknüpfung des Videosignals VIDS mit den Farbbits
- Verstärkung der zum Monitor gehenden Signale

Das Schieberegister übernimmt parallel die Signale ZD 0 ... ZD 7, wenn der Eingang 'V' auf 'high'-Potential liegt. Das geschieht mit  $PT\ 0$ . (FFSRST 3, FFVZ 2) = 1. Hat Eingang 'V' 'low'-Potential, dann wird der Inhalt serialisiert und das Signal VIDS erzeugt. Als Verschiebe- und Übernahmetakt dient PZT, der mittels FFSRST 5 gesperrt werden kann.

Das Register zur Speicherung des Farbbytes wird ebenfalls zum Zeitpunkt PTO mit den Signalen FD 0 ... FD 6 geladen. Eine Verschiebung findet nicht statt. Ausgangssignale sind die Vordergrund-Farbsignale VGRT, VGGN, VGEL und die Hintergrund-Farbsignale HGRT, HGGN, HGEL. Die Vordergrund-Farbsignale werden mit VIDS konjunktiv verknüpft, die Hintergrund-Farbsignale dagegen mit /VIDS.

Zugeordnete Hinter- und Vordergrundfarben werden anschließend geodert:

VGRT . VGS v HGRT . HGS = rt  
 VGGN . VGS v HGGN . HGS = gn  
 VGEL . VGS v HGEL . HGS = bl

VGS = /FFHORZ . (VIDS . /BLINK) oder (VIDS . /ELINK . /PTO)  
 HGS = /FFHORZ (BLINK v /VIDS) oder PTO . /BLINK . VIDS

Die nachgeschalteten FF (A 83, A 81), die mit PZT getaktet werden, dienen zur Kompensation von Laufzeitdifferenzen auf VID 1, VID 2, VID 3.

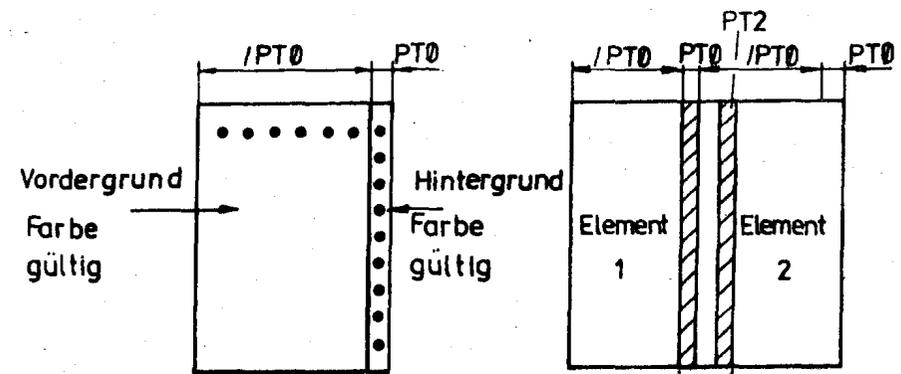
In der Linien- und Bildrücklaufzeit werden durch FFHORZ = 1 sowohl VGS, als auch HGS ausgeschaltet (Dunkeltestung des Bildschirms). Ist /ELINK = FDG . /FFELINK = 0, dann wird VGS gesperrt und HGS zusätzlich eingeschaltet (Vordergrundblinken: Zeichen blinkt auf vollem Hintergrund). Der beschriebene Standardfall ist eingestellt, wenn die Erücke X 9 wie folgt gewickelt ist: X 9/3 - 4; X 9/5 - 6.

Sonderfall: X 9/1 - 2; X 9/7 - 8. In diesem Fall wird der Hintergrund generell schwarz dargestellt und die programmierte Hintergrundfarbe wird als 2. Vordergrundfarbe benutzt.

Dabei ist in Verbindung mit VIDS = 1 VGS während der Zeit /PTO und HGS während PTO eingeschaltet. Dieses Verfahren gestattet die farbechte Darstellung z.B. von Linien unterschiedlicher Farbe in einem engeren Raster als das Elementeraster (s. Abb. 15).

Zur Verstärkung der zum Monitor führenden Signale dienen Schaltkreise T 201 (A 85, A 84), deren Kollektorwiderstände Bestandteil der Gegenstelle im Monitor sind (s. Betriebsvorschrift).

Die auf der StE ABS II erzeugten Videosignale werden mit den Videosignalen der Kurveneinheit (/VDK 1, /VDK 2, /VDK 3) geodert, beide sind völlig gleichwertig.



Abstand zweier Linien unterschiedlicher Farbe : 2 Punkte

Abb. 15

Die Erücke X 8 ist im Standardfall X 8/3 - 4 gewickelt, mit Kurveneinheit dagegen X 8/1 - 2. Im Erweiterungsfall mit Kurveneinheit wird HGS zusätzlich gesperrt, wenn diese ihre Videosignale einschaltet.

1.5.5.2.

Funktionsweise

Der Ablauf ist aus Impulsplan Anlage 1 Abb. 1 zu ersehen. Zunächst ist der Normalfall dargestellt. Hier ist das Parallellesen und -verschieben der Zeicheninformation erkennbar. Weiterhin ist zu sehen, daß vom Einschalten einer bestimmten Adresse am RAM (z.B. '1') bis zur Ausgabe der zugeordneten Punktinformation 17 ... 1, auf VIDS 2 Elementzeiten vergehen. Während der Linien- und Bildrücklaufzeit ist der Bildschirm dunkelgetastet (FFHORZ = 1).

Abb. 2 zeigt denselben Ablauf in gedehnter Darstellung mit Angaben von Toleranzen. Hier ist der kritischste Fall bei Format 80 x 32 dargestellt. Die FF FFVZ 1 und FFVZ 2 gehören zur Zusatzfunktion 'Ausschnittvergrößerung'.

1.5.6.

Steuerteil für Bildaufbau

1.5.6.1.

Aufbau

Hierzu gehören:

- Punktzähler (A 21, A 22, A 24, A 25 auf ABS II)
- CTC (A 68, A 88 auf ABS I)
- Synchronisiersignaltbildung (A 44 auf ABS I)
- Bildformatsteuerung
- Sonstige Steuerlogik

Der Punktzähler (PZ) erzeugt zyklisch die Punktakte PT 0 ... PT 6, wobei ein Zyklus der Darstellzeit einer Elementlinie entspricht und jedes Punktaktsignal einem bestimmten Punkt dieser Elementlinie zugeordnet ist.

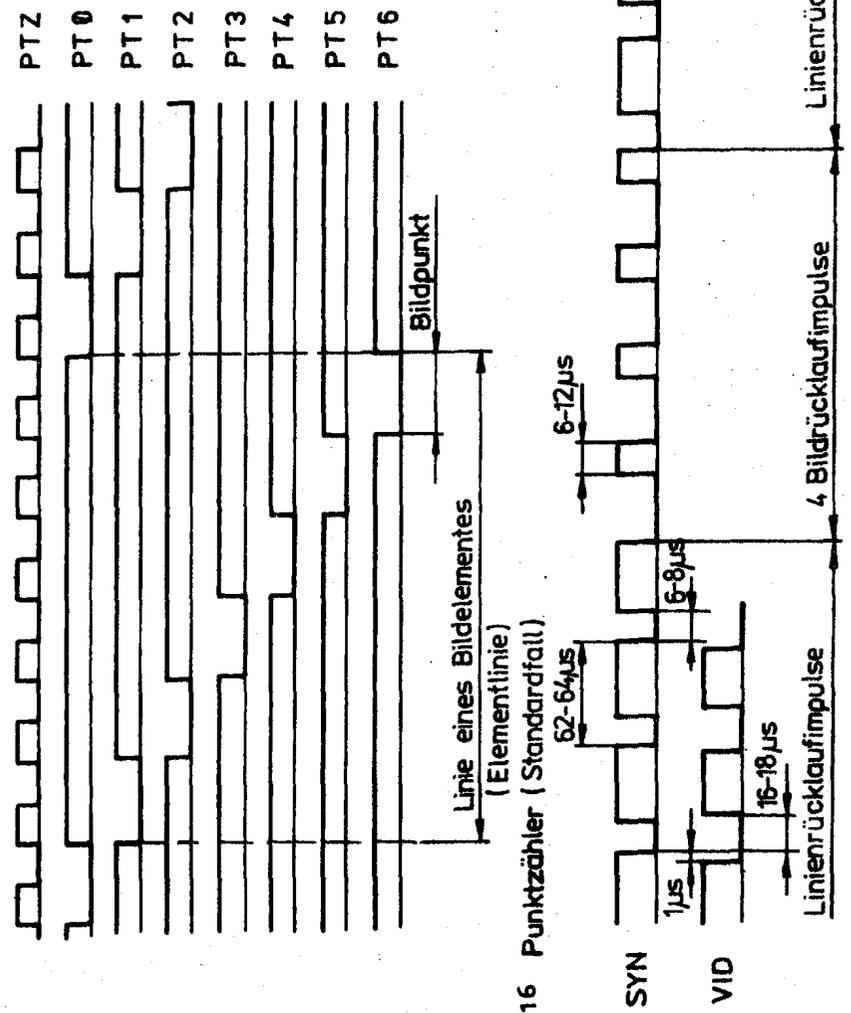


Abb. 16 Punktzähler (Standardfall)

Abb. 17

Der Punktzähler ist als Schieberegister ausgebildet, das durch den Takt PZT getaktet wird, so daß mit jedem Bildpunkt die 'low'-Information um 1 Stelle weitergeschoben wird. Für den Standardfall gehören zu einem Zyklus 7 Bildpunkte (s. Abb. 16), falls X 6 wie folgt gewickelt ist: X 6/3 - 4.  
Für den Fall X 6/1 - 2 wird ein weiteres FF (A 21) in die Schiebekette eingefügt, so daß der Zyklus aus 8 Bildpunkten besteht.

Die CTC (1. CTC = A 88, 2. CTC = A 68) werden als zyklische Zähler benutzt und entsprechend den festgelegten Parametern von der CPU programmiert (s. Tab. 9). Sie liefern Informationen für Bildformat- und Synchronisiersignalsteuerung. Die einzelnen Zähler (Kanäle) der CTC haben folgende Funktion:

Name	CTC Kanal	I/O-Adresse	Ausgangssignal	Funktion
CTC-SZ 0	1. CTC Kanal 0	00	TOSZ 0	meldet Anfang des Bildrücklaufimpulses (SYN)
CTC-SZ 1	Kanal 1	01	TOSZ 1	meldet Ende des Bild-RL-Impulses und Anfang des Linien-RL-Impulses (SYN)
CTC-SZ 2	Kanal 2	02	TOSZ 2	meldet Ende des Linien-RL-Impulses (SYN)
CTC-SYN	Kanal 3	03	/INT	zählt Anzahl der Bildrücklaufimpulse
CTC-HOR 1	2. CTC Kanal 0	04	/TOHOR 1	gibt Zeitpunkt für Linienstart an
CTC-HOR 2	Kanal 1	05	/TOHOR 2	gibt Startpunkt für Linienrücklauf an
CTC-LINZ	Kanal 2	06	/TOBRL	gibt Startpunkt für Bildrücklauf an
Tabelle 9				

Die Kanäle 0 bis 2 des 1. CTC und Kanal 0 und 1 des 2. CTC werden durch low/high-Flanken von FFUPT 1 gezählt. FFUPT 1 wird mit PTO getriggert. Dieses FF untersetzt die Impulse PTO vom Punktzähler, so daß alle 2 Zyklen des Punktzählers die CTC weitergezählt werden (max. Zählfrequenz der CTC). Das Zählen wird gesperrt (A 87), wenn die zugeordneten FF durch die Ausgangssignale der CTC eingeschaltet werden (FFSZ 0, FFSZ 1, FFSZ 2, FFHOR 2).

Zu Beginn einer neuen Linie (durch 2. CTC-HOR 1 angezeigt) werden diese FF zurückgesetzt (/FFUPT 1, FFHOR 1 = 1). Es beginnt der Zählzyklus für die neue Linie. Alle genannten Zähler starten demzufolge gleichzeitig.

Der Zähler CTC-HOR 1 wird ohne Spurbedingung direkt mit FFUPT 1 gezählt. Der Zähler CTC-SYN wird durch FFSYN 1 gezählt (Anzahl Bildrücklaufimpulse). Dessen Ausgangssignal /INT wird durch eine INT-Routine der CPU ausgeschaltet. Der Zähler CTC-LINZ wird durch FFLINU gezählt. FFLINU wird zu Beginn jeder Linienrücklaufzeit (FFHOR 3 = 1) getriggert. Diese Untersetzung ist notwendig, da die Zählkapazität kleiner als die Anzahl aller Bildlinien ist. Die Zählernullstellung (Ausgangsimpuls /TOBRL = 0) ist als Beginn des Bildrücklaufs definiert.

Alle CTC-Ausgangssignale müssen, soweit erforderlich, mit dem Bildablauf synchronisiert werden (Triggerung mit FFUPT 1), da sie unregelmäßig stark gegenüber der Zählflanke verzögert sind.

Synchronisiersignalbildung:

Der Farbmonitor K 7226 verlangt das in Abb. 17 dargestellte Synchronisiersignal SYN.

Zu Beginn des Bildrücklaufs müssen 4 Bildrücklaufimpulse gesendet werden. Die eigentliche Bildrücklaufzeit umfaßt wesentlich mehr Linienzeiten (s. Abb. 13: 26 Linienzeiten).

Zur Erzeugung der Linienrücklaufimpulse dient FFSYN 2. Dieses schaltet unter der Bedingung FFSZ 1 . FFSZ 2 = 1 mit low/high-Flanke von FFUPT 1 ein. Es wird also mit der folgenden Taktflanke von FFUPT 1 eingeschaltet, sobald FFSZ 1 einschaltet und ausgeschaltet, sobald FFSZ 2 einschaltet.

Analog dazu dient FFSYN 1 zur Erzeugung der Bildrücklaufimpulse, die Einschaltbedingung lautet hier: FFSZ 0 . FFSZ 1 = 1.

Während der Bilddarstellungszeit arbeitet nur FFSYN 2, während FFSYN 1 statisch festgehalten wird durch /FFBILDR = 1. Zu Beginn des Bildrücklaufs (/FFBILDR = 0) wird FFSYN 2 freigegeben, jedoch nach dem 4. Einschalten durch /INT = 0 erneut gesperrt. Diese Sperre wird bis zur neuen Bilddarstellungszeit aufrechterhalten, wobei /INT = 0 durch /LIN 7 = 0 ersetzt wird (Ausschalten von /INT durch CPU in der Bildrücklaufzeit). In der aktiven Zeit von FFSYN 1 ist FFSYN 2 statisch gesperrt.

FFSYN 2 aktiv: /FFBILDR v (/INT . /LIN 7) = 0  
FFSYN 1 aktiv: /FFBILDR v (/INT . /LIN 7) = 1

Um die Funktion zu gewährleisten, muß die CPU vor der INT-Routine (/INT ausschalten) den LINZ so ansteuern, daß /LIN 7 = 0 entsteht. Zur Bildformatsteuerung gehören neben den entsprechenden CTC-Funktionen die FF FFHOR 1, FFHOR 2, FFHOR 3, FFHORZ, FFBILDR.

Das FFHOR 1 zeigt den Beginn einer Linienszeit an (Einschaltung durch /TOHOR 1) und schaltet die übrigen FF für den nächsten Zählzyklus in Grundstellung.

FFHOR 2 (Einschaltung durch /TOHOR 2) meldet den Beginn der Linierrücklaufzeit.

FFHOR 3 kennzeichnet den Linierrücklauf. Es übernimmt, getaktet mit FFUPT 1, die unsynchronisierte Information von FFHOR 2.  
Linierrücklauf: FFHOR 3 = 1.

FFHORZ dient zur Dunkeltestung der Videosignale bei Linien- und Bildrücklauf. Einschaltung durch: FFHOR 3 v FFHOR 2 in Verbindung mit FFUPT 1 oder statisch mit: FFBILDR v FFBIEND.

Im Falle des Linierrücklaufs erfolgt die Ein/Ausschaltung getaktet mit FFUPT 1, wobei FFHOR 3 und FFHOR 2 gleichzeitig einschalten, FFHORZ aber 2 Zeichenzeiten später als FFHOR 3 ausschaltet (Verzögerung zwischen RAM-Aufruf und Punktdarstellung auf dem Monitor).

FFBILDR zeigt die Bildrücklaufzeit an. Es wird durch /TOBRL eingeschaltet (CTC-LINZ) und durch FFBREND . FFSZ 1 = 1 ausgeschaltet.

FFBREND ist CPU-gesteuert. FFSZ 1 dient zur Synchronisation des Ausschaltzeitpunktes mit dem Ablauf der Linienszeiten.

Weitere Steuermittel:

- FFSPTAKT erzeugt Impulse, die während der Bilddarstellungszeit zur Bildung der CE-Signale für den RAM dienen. BSP und FSP des RAM führen dabei parallel Lesesyklen aus, die zum fortlaufenden Auslesen der Bild- und Farbinformationen für jedes Element auf dem Monitor dienen.

FFSPTAKT ist gesperrt bei /FFHOR 3 = 1 oder ADRZZU = 0.  
ADRZZU = /FFBILDR . /FFBIEND.

Eine Überlappung mit dem anderen Verursachersignal für CE ist nicht möglich, da RFSHT durch /FFBIEND gesperrt wird und die CPU während der Bilddarstellungszeit die Signale /MR 4 oder /MR 5 nicht einschaltet. Die Impulsfolge von FFSPTAKT ist in Anlage 1 Abb. 2 dargestellt.

- ADRZZ = /FFHOR 3 . ADRZZU . PTO . /FFVVZ 1

Dieses Signal zählt den Adreßzähler während der Bilddarstellungszeit weiter. ADRZZ ist in Verbindung mit FFSPTAKT aktiv.

1.5.6.2.

Funktionsablauf

Verschiedene Parameter, die die Bilddarstellung betreffen, sind variabel (z.B. formatabhängige Parameter). Sie werden im ABS-Steuerprogramm festgelegt (s. Pkt. 2.3.). Sie müssen zunächst zu den CTC übertragen werden, ehe eine Bilddarstellung erfolgen kann. Die CTC-Zähler laufen gleichzeitig los, sobald die CPU das Sperrsignal UPTH auf 'high'-Potential geschaltet hat. Die CTC-Zähler, die vom programmierten Anfangswert (Zeitkonstante) aus rückwärts zählen, liefern in der Zählstellung '0' einen kurzen Ausgangsimpuls, der vom nachgeschalteten FF aufgefangen wird, während der CTC-Zähler automatisch auf den Anfangswert gestellt wird. Auf diese Weise erzeugt das Zähler-Steuerprogramm periodisch Impulssteuerfolgen, die zyklisch mit jeder Bildlinie oder im Rhythmus der Bildwiederholfrequenz erscheinen.

Eine derartige Impulsfolge zeigt der Impulsplan in Anlage 2.

Abb. 1 zeigt den Ablauf innerhalb einer Linienszeit, während Abb. 2 eine gesamte Bildzeit umfaßt. Die Darstellung gilt nur für das Standardformat (64 x 32).

In der obersten Zeile (Abb. 1) ist der Takt PT 1 angegeben, dessen Periode eine Elementzeit angibt (7 Punkte auf dem Monitor).

Dieser wird untersetzt, so daß die Taktfolge FFUPT 1 entsteht, die zum Weiterzählen der CTC-Zähler verwendet wird. Das Zählverhalten der 2 CTC-Zähler (CTC-HOR 1, CTC-HOR 2) ist nachfolgend dargestellt (Ausgangssignale: TOHOR 1, TOHOR 2). Davon abgeleitet sind die Schaltfolgen für FFHOR 2 und FFHOR 3 (Linienrücklauf) und FFHORZ (Dunkeltastung bei Linienrücklauf).

Insbesondere ist auch bei Linienstart der Vorlauf von ADRZZ; CE und DR vor dem Ausschalten von FFHORZ zu erkennen. Das Ein- und Ausschalten von FFBILDR ist hier in der gleichen Linienzeit dargestellt, was entsprechend Pkt. 1.5.6.1. nicht der Fall ist. Gleiches gilt auch für FFSYN 1 und FFSYN 2. In einer bestimmten Linienzeit ist immer nur eines der beiden FF aktiv.

In Anlage 2, Abb. 2 ist der Ablauf einiger Signale während einer ganzen Bildzeit dargestellt. Die Signale von FFHOR 3 werden durch FFLINU untersetzt und zählen den CTC-Zähler CTC-LZ, dessen Zählverhalten dargestellt ist. Beim Nulldurchgang erscheint TOBRL = 1 und der Bildrücklauf beginnt (FFBILDR = 1). Zu Beginn des Bildrücklaufs erscheinen auf SYN die 4 Bildrücklaufimpulse.

### 1.5.7.

#### Zusatzfunktionen

##### 1.5.7.1.

#### Übersicht

- Bildverschiebung (vertikales, linienweises Bildrollen nach oben oder unten)
- Zeilenverdopplung (Verdopplung der Linienzahl/Zeile), (zeilenweise wählbar)
- Zeichendehnung, Elementedehnung (horizontale Dehnung, zeichenweise wählbar)
- Ausschnittvergrößerung (Vervierfachung aller Zeichen eines Bildausschnittes)
- Zeichenblinken (zeichenweise wählbar)
- Kursorderstellung (Anzahl wählbar)

Das Zeichenblinken kann in jedem Fall realisiert werden, während alle anderen Funktionen externen Zugriff auf die Internen Register erfordern (Adreßbereichstreite mindestens 8K-Byte, s. Pkt. 1.5.1.1.).

Die reinen Software-Funktionen mit Bildrollen, Zeilenverdopplung und Kursorderstellung werden im Abschnitt 'Mikroprogramm' behandelt.

Die für den Anwender benötigten Bediensabläufe zur Realisierung von Zusatzfunktionen sind in der ABS-Betriebsvorschrift angegeben.

### 1.5.7.2.

#### Zeichenblinken

Soll ein Zeichen in einem bestimmten Bildelemente blinken, so muß das Blinkbit (FD 6) im elementzugeordneten Farbbyte '1' sein. Das Ein- und Ausschalten des betreffenden Zeichens steuert die CPU über das Signal /FFBLINK, was von ihr periodisch ein- und ausgeschaltet wird (Periode wird im Internen Register BLKONZ angegeben). Das Auffüllen des Hintergrundes mit der Hintergrundfarbe erfolgt während der Ausschaltzeit (s. auch Pkt. 1.5.5.).

### 1.5.7.3.

#### Zeichendehnung

Soll die Zeichendehnung realisiert werden, so muß die Brücke X 7 auf ABS II wie folgt gewickelt sein: X 7/1 - 2, X 7/3 - 4. Dadurch wird Bit 7 im Farbbyte als Dehnungsbit definiert (FD 7).

Im anderen Fall (X 7/1 - 3, X 7/2 - 4) wird aus FD 7 das Signal ZGAW zur Zeichengeneratorauswahl (Erweiterungsfall: 2. Zeichengenerator) gebildet. Die Funktion Zeichendehnung ist dann gesperrt. Ist das einem Bildelement zugeordnete Farbbyte mit FD 7 = 1 angegeben, so wird das betreffende Element horizontal verdoppelt, bei FD 7 = 0 findet keine Dehnung statt. Im Dehnungsfall wird das rechte nachfolgende Element mit überdeckt. Ein diesem Element zugeordnetes Zeichen wird nicht angezeigt, in der Regel wird für diese Stelle 'Space' oder 'Leerzeichen' in den RAM eingetragen.

Die Zeichendehnung wird durch die FF: FFSRST 1, FFSRST 3, FFSRST 4, FFSRST 5 realisiert. Zur Erläuterung dient Abb. 3 und 4 in Anlage 1. FFSRST 1 realisiert das Rücksetzen aller anderen FF in der Linienrücklaufzeit (FFHOR 3 = 1) und schaltet mit dem ersten /PTO-Impuls der neuen Linie aus (FFHOR 3 = 0).

Ist FD 7 = 1, dann schalten FFSRST 3 mit /PT 0 (Rückflanke) und FFSRST 4 mit PT 0 (Vorderflanke) ein. Da beim nächsten /PTO-Impuls FD 7 = 0 ist ('Space' oder Leerzeichen), schaltet FFSRST 3 wieder aus, während FFSRST 4 eine Zeichenzeit länger in Einstellung gehalten wird. Mit FFSRST 3 = 1 wird das Parallelübernahmesignal für Eingänge 'V' der Register für Zeichen- und Farbbyte (A 62, A 63, A 64, A 72 auf ABS II) gesperrt. (Sperrung: A 45/4, 5, 6; A 44/8, 9, 10).

FFSRST 4 gibt im eingeschalteten Zustand FFSRST 5 frei. FFSRST 5 wird unter der Bedingung FFSRST 4 = 1 durch PZT getriggert. Ist FFSRST 5 = 1, dann wird der Übernahme- und Schiebetakkt für die Register der VIDS-Erzeugung gesperrt. (A 44/4, 5, 6; FFSRST 5 v PZT = 0). Demzufolge wird jeder 2. PZT-Taktimpuls gesperrt. Die Sperre darf nicht in der gültigen Übernahmeszeit V = 1 wirksam sein. Bei Zeichendehnung hat jeder dargestellte Punkt auf dem Bildschirm die doppelte Länge (s. Anlage 1, Abb. 3 und 4).

#### 1.5.7.4.

##### Ausschnittvergrößerung

In diesem Fall wird eine Zeichenverdopplung und Zeichendehnung für den ganzen Bildschirm ausgeführt. Die Elementgröße wird vierfacht, die angezeigte Bildschirminformation ist auf ein Viertel reduziert.

Ein Teil dieser Operationen wird durch das Mikroprogramm gesteuert und deshalb im Abschnitt Pkt. 1.6.4. näher erläutert. Durch Veränderung der Standardwerte in den internen Registern STADR und ADDF (s. Pkt. 2.0.) kann der zu vergrößernde Bildausschnitt angegeben werden. Durch Änderung dieser Parameter kann das 'Ausschnittfenster' laufend verschoben werden.

Die Adressierung der angezeigten vergrößerten Elemente ist im Gegensatz zur Funktion 'Zeichendehnung' fortlaufend, wie bei der Darstellung des Normalbildes (Überdeckte Elemente, die 'Space' oder Leerzeichen enthalten müssen, entfallen hier). Es kann also beliebig zwischen Normalbild und Ausschnittvergrößerung umgeschaltet werden.

Zur Realisierung dienen die FF FFVVZ 1 und FFVVZ 2, außerdem werden die FF FFSRST 4 und FFSRST 5 für diesen Fall mit genutzt.

Eine Ausschnittvergrößerung wird eingeleitet, indem der ext. K 1520 die entsprechenden internen Register ADDF, STADR, ELMGR, SPRUNG bedient. Daraufhin schaltet die CPU das Signal /VV 1 = 0 ein. Die FF FFSRST 4 und FFSRST 5 werden wie bereits beschrieben aktiviert. Durch sie wird der Übernahme- und Schiebetakkt (PZT) untersetzt. Die Untersetzung des Parallelübernahmesignals an 'V' erfolgt mit FFVVZ 1, was durch PT 4 getriggert wird. FFVVZ 1 hat damit dieselbe Funktion wie FFSRST 3 (Oderung beider Signale an A 45/4, 5, 6). FFVVZ 1 wird durch Signal VVZ 1 R = 0 = /FFHOR 3. VV 1 rückgesetzt (bei eingeschalteter Ausschnittvergrößerung im Linienrücklauf). Abb. 3 in Anlage 1 zeigt die Impulsfolge bei Ausschnittvergrößerung.

Das FFVVZ 2 übernimmt mit PT 0 den jeweiligen Schaltzustand von FFVVZ 1. Mit FFVVZ 2 wird das Adresssignal A 5 für den RAM manipuliert (ABS II: A 2/4, 5, 6).

Ist FFVVZ 2 = 1, dann wird das Adresssignal A 5 negiert, bei FFSRST 2 = 0 wird es nicht negiert. Damit wird in der durch die Dehnung bedingten, ungenutzten Überdeckungsphase eine andere Adresse an den RAM angelegt und in Verbindung mit CE ein 'Blindlesezyklus' ausgeführt. Die Adressen können z.B. wie folgt gezählt werden (dez.): 0, 32, 1, 33, 2, 34 ... 31, 63. Auf diese Weise wird das Refreshen des RAM in der Bildarstellungszeit gesichert (Durchzählen aller Adressen von 0 bis 63). Parallel zu diesen Vorgängen werden durch die CPU einerseits diejenigen Adressen am Linienanfang gesendet, die zum gewünschten 'Ausschnittfenster' gehören, andererseits die Verdopplung aller Zeilen auf dem Bildschirm realisiert (s. Pkt. 1.6.4.).

## 2.

### Mikroprogramme

#### 2.1.

##### Allgemeiner Überblick

Das ABS-Steuerprogramm ist im PROM A 13 der ABS I untergebracht. Bei Erweiterung des Programms zur Realisierung weiterer Zusatzfunktionen kann der PROM A 14 auf ABS I bestückt werden. Dies hat auch eine Änderung des Standard-Mikroprogramms zur Folge.

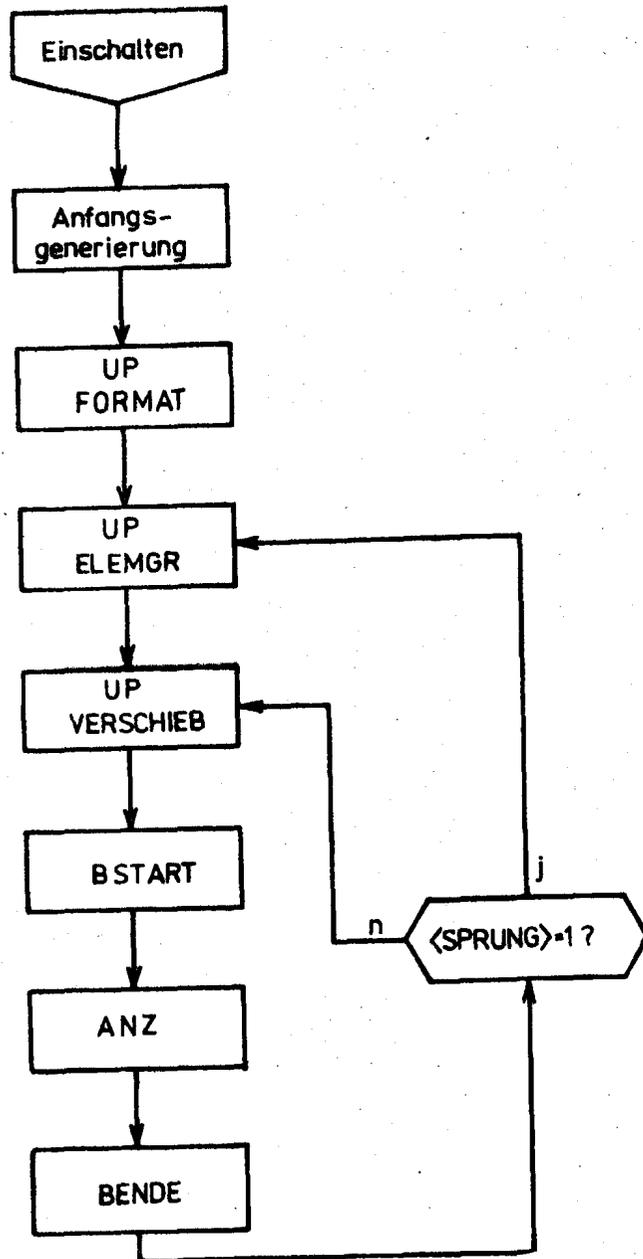


Abb. 18

Das ABS-Steuerprogramm besteht aus mehreren Programmteilen, die schematisch in Abb. 18 dargestellt sind.

Anlage 3 gibt eine Übersicht über die Internen Register. Grundprinzip ist, daß alle Parameter für den Bildaufbau zunächst im RAM-Teil 'Interne Register' eingetragen und von dort bei Bedarf in die CPU geladen werden. Über den externen K 1520 können diese Parameter jederzeit kontrolliert oder verändert bzw. bestimmte Steuerzustände der ABS abgefragt werden.

Für diese Beschreibung ist der Mikroprogrammausdruck für das ABS-Steuerprogramm mit dem Namen 'AESP 64 und Typ: K 29' zu verwenden. In diesem Ausdruck sind neben den einzelnen Mikrobefehlen, Adressen usw. auch Detailkommentare angegeben.

2.2.

Anfangsgenerierung

Im Teil 'Anfangsgenerierung' wird zunächst auf Vorhandensein eines Prüfprogramms (interne Adresse 7000 H) oder auf Bestückung des zweiten EPROM-Platzes (interne Adresse 3 000 H) kontrolliert und dieses gegebenenfalls durchlaufen. Weiterhin wird der RAM gelöscht und Standardparameter in die Internen Register eingetragen (Löschzustand:00).

2.3.

Format

Die nachfolgende Tabelle 11 zeigt die zu programmierenden Werte für alle CTC-Kanäle.

CTC-Kanal	Zähler	I/O-Adresse	Format								
			64 x 32			80 x 32			56 x 24		
			AZ	AW	ZK	AZ	AW	ZK	AZ	AW	ZK
1. CTC, K 0	CTC-SZ 0	00	54	27	1 B	68	34	22	46	23	17
	K 1 CTC-SZ 1	01	68	34	22	84	42	2 A	62	31	1 B
	K 2 CTC-SZ 2	02	78	39	27	96	48	30	68	34	22
2. CTC, K 0	CTC-HOR 1	04	88	44	2 C	112	56	38	78	39	2 C
	K 1 CTC-HOR 2	05	66	33	21	82	41	29	60	30	1 B
	K 2 CTC-LINZ	06	314	157	9 D	314	157	9 D	314	157	9 D
1. CTC, K 3	CTC-SYN	03	4	4	04	4	4	04	4	4	04
-	ADDF	-	64	40		80	50		56	38	

Tabelle 11

AZ Anzahl Elementzeiten

AW Zähleranfangswert

ZK Zeitkonstante (hex.)

AZ für CTC-LINZ Linienzeiten

AZ für CTC-SYN Linienzeiten

Kanalsteuerwort an CTC-SYN D 5

Kanalsteuerwort an übrige CTC-Kanäle 55

Demnach wird das Interne Register ADDF eingestellt.

2.4.

Elementgröße

Im Teil UP:ELEMGR werden weitere Parameter, abhängig von der im Internen Register ELGR angegebenen Bilddarstellung, eingegeben.

<ELGR> = 00 = Normalbild

<ELGR> = 01 = Ausschnittvergrößerung

In den Internen Registern ZFOR 1 ... ZFOR 4 (s. Abb. 19) wird das Format der einzelnen Bildzeilen angegeben:

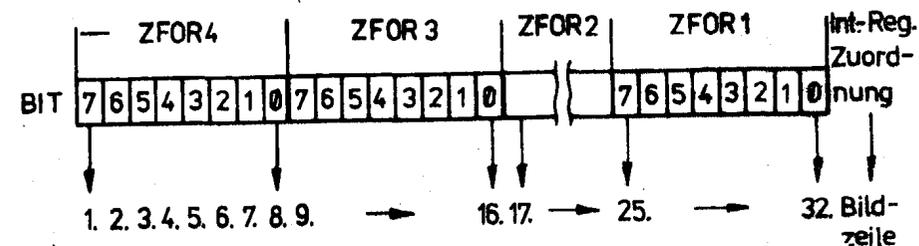


Abb. 19

Ist <ELGR> = 1, dann werden alle Bits = 1 gesetzt und ADD = 32 (bei Format 64 x 32) eingestellt. Demit besteht das Bild aus 16 verdoppelten Zeilen, die ihrerseits 32 gedehnte Elemente enthalten.

Ist <ELGR> = 0, dann wird <ADD> = 64 und alle Bits = 0 in ZFOR1 gesetzt. Innerhalb des Programmlaufs wird <SPRUNG> ständig abgefragt und gegebenenfalls der Teil UP: ELEMGR angesprungen, wenn eine Umschaltung erfolgen soll.

<SPRUNG> = 00 Sprung zu UP: VERSCHIEB

<SPRUNG> = 01 Sprung zu UP: ELEMGR

Für die Verdopplung einzelner Zeilen braucht dieser Programmteil nicht angesprungen werden. Der K 1520 muß entsprechend der obigen Zuordnung nur die betreffenden Bits auf '1' stellen.

2.5.

Verschiebung

Der Teil UP: VERSCHIEB realisiert die Zusatzfunktion 'Verschieben'. Die Art der Verschiebung wird im Internen Register: VERSCH (s. Abb. 20) angegeben.

Im Falle der 'Synchronisation', die nach Netzsuschaltung oder am Ende einer Verschiebung stattfindet, werden einige Parameter auf den ursprünglichen Normalwert eingestellt.

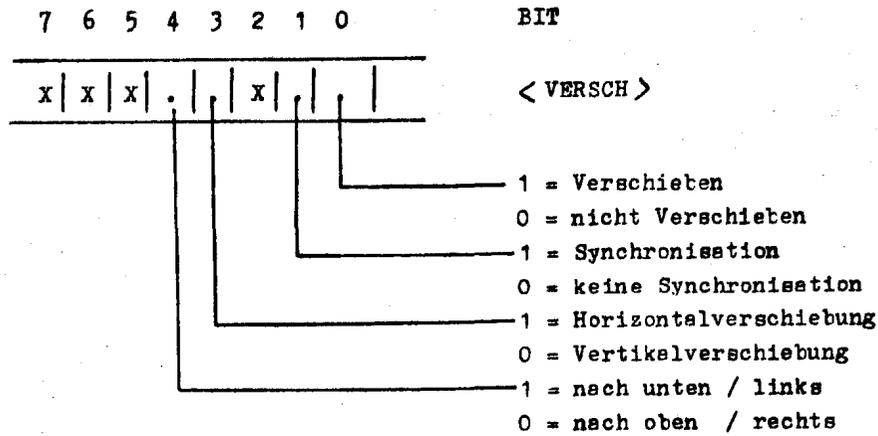


Abb. 20

(Horizontalverschiebung ist nicht im MP realisiert.)

Im Falle der Verschiebung wird, abhängig von der Verschieberichtung, eine Manipulation der RAM-Adressierung und der Startlinie durchgeführt. Der BSP/FSP-Inhalt wird dabei nicht verschoben oder geändert. Die RAM-Adressierung wird relativ zum Inhalt so 'gerollt', daß sich die 1. Bildlinie bzw. Bildzeile ständig im Rhythmus der Verschiebefrequenz ändert.

Beispiel: Verschiebung nach oben

Die Startlinie wird, von 9 beginnend, bis auf 1 zurückgezählt, wobei <STADR> = 0 ist. Bei Übergang der STLIN von 1 auf 9 gilt als nächste Startadresse <STADR> = 64 usw. Der Fortgang der Verschiebung wird durch Int. Reg. RSTKON registriert. Ist <RSTKON> = 0, dann ist das gesamte Bild verschoben, einschließlich Reservezeile. Bei <RSTKON> = 0 beginnt die Adressierung wieder wie in der Normalstellung STADR = 0, LIN-Nr. = 9 (s. Abb. 21). Vor Beginn der Bildarstellungszeit wird <RSTKON> nach E' der CPU übernommen.

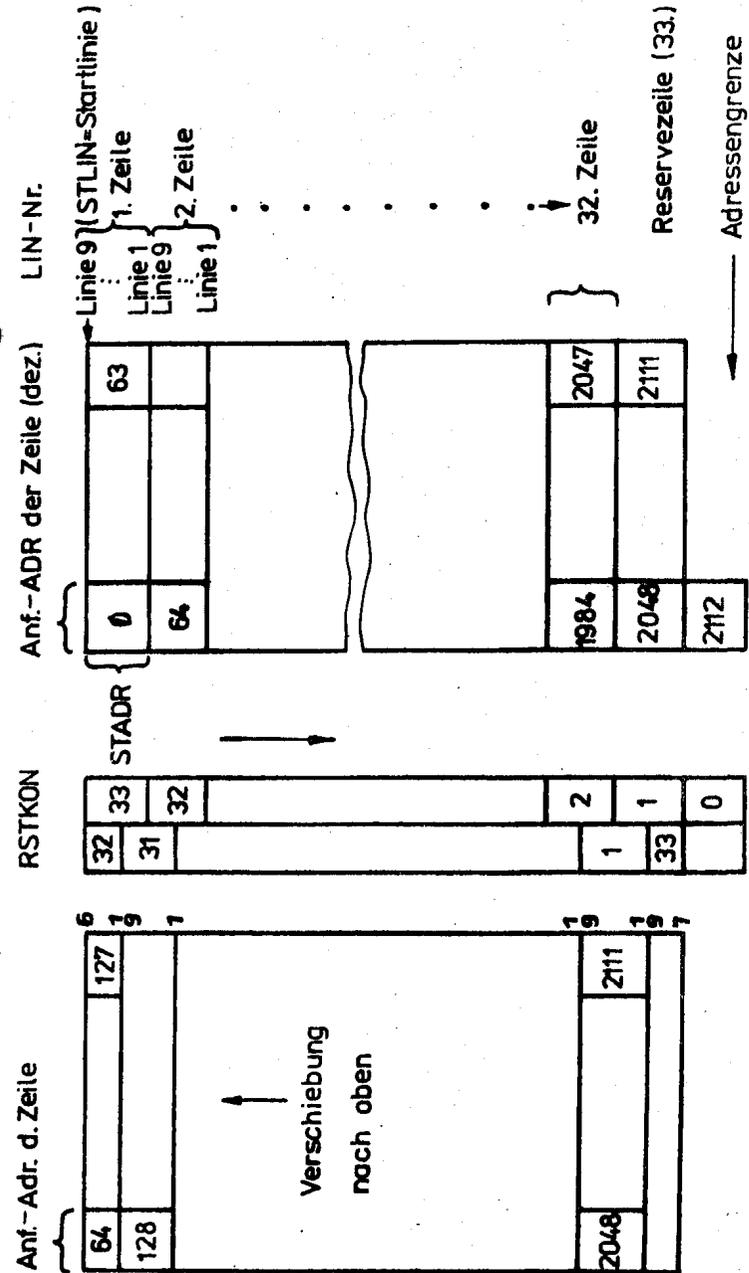


Abb. 21 Bildaufbau bei Format 64 x 32 und Normalstellung

Das Bild kann umlaufend gerollt werden, ohne daß der Inhalt geändert wird. In der Bilddarstellungszeit zählt die CPU <RSTKON> in B intern und schaltet dann bei RSTKON = 0 auf STADR = 0, LIN-Nr. = 9 um. In der Bildrücklaufzeit wird das Int. Reg. RSTKON gezählt. Bei <RSTKON> = 0 wird <RSTKON> auf 33 gesetzt, d.h. das Bild steht noch oder wieder in Normalstellung (s. Abb. 21).

Bei Bildrollen mit Inhaltsveränderung muß der externe K 1520 immer zu den Zeiten, in denen das Bild mit voller Zeile beginnt (sofort nachdem sich Inhalt von VELZ geändert hat) einen neuen Zeileninhalt auf die Reservezeile eintragen. Die Adressierung der Reservezeile ändert sich mit dem Fortgang der Verschiebung. Am Anfang lautet sie (dez.): 2048 bis 2111, danach folgt 0 ... 63 usw. (Addition von 64). Die Anzahl der verschobenen Zeilen wird im Int. Reg. VELZ mitgezählt und zur Abfrage bereitgestellt.

Bei der Verschiebung nach unten läuft der Verschiebevorgang in ähnlicher Weise ab, nur daß hier <STADR> jeweils um 64 verringert wird, wenn die STLIN von 9 auf 1 geschaltet wird. Die STLIN beginnt mit 9, wird im Folgeschritt auf 1 gesetzt und danach bis zum Wert 9 erhöht. Die RSTKON beginnt mit 33, wird danach auf 1 gesetzt und je Verschiebezeile bis auf 33 erhöht.

Das Zeilenformat wird in den Int. Reg. in VZFOR 1 ... VZFOR 5 mit verschoben und vor Beginn der Bilddarstellungszeit in die CPU übernommen (Register D', E', H', L'). Damit können auch Doppelzeilen oder Ausschnittvergrößerungen verschoben werden.

Im Int. Reg. VERKON wird die Verschiebegeschwindigkeit angegeben. Bei <VERKON> = 08 erfolgt die Erhöhung bzw. Erniedrigung von STLIN um den Wert 1 aller 8 Bildzeiten. <VERKON> wird im Int. Reg. VERZ gezählt. Das eigentliche Verschiebeprogramm wird durchlaufen, wenn in <VERSCH> BIT0 = 1 ist und <VERZ> = 0 gezählt ist. Das Umladen von <ZFORi> = <VZFORi> erfolgt nur in Normalstellung des Bildes. Es sind weiterhin Unterprogramme und weitere Int. Reg. vorhanden, die die Verschiebung im Erweiterungsfall der ABS realisieren (KEADRU, VKE).

## 2.6.

### Bildstart

Nach Verlassen von UP FORMAT wird zyklisch mit /MR 2 = 0 ein externer Zugriff zugelassen und durch Abfrage von CTC-LINZ der Stand des Bildrücklaufs festgestellt. Bei Erreichen der Unterbrechungslinie (292. Linie) steuert die CPU die INT-Routine.

Im Teil BSTART wird der externe Kanal erneut solange freigegeben, bis die Einsprunglinie (CTC-LINZ = 145 [dez.]) erkannt ist. Danach werden <RSTKON>, <STLIN>, <BZEIL>, STADR in die CPU übernommen und geprüft, ob die erste Bildzeile einfach oder doppelt ist. Es erfolgt abhängig davon der Sprung zu ANZ-E (einfach) oder ANZ-D (doppelt).

## 2.7.

### Anzeigeschleife ANZ

Für Einfach- und Doppelzeile sind 2 getrennte Schleifen vorhanden (s. Abb. 22). Die WAIT-Bedingung wird durch die Hardware (FFHOR 3 = 1) aufgehoben.

Ein Schleifendurchlauf entspricht einer dargestellten Bildlinie auf dem Monitor. Die Synchronität der CPU wird durch die WAIT-Steuerung erreicht.

## 2.8.

### Bildende BENDE

In den Int. Reg. BLKONZ und BLKONC wird die Blinkfrequenz für Zeichen- und Cursorblinken eingestellt. Dabei wird die Anzahl der Bildzeiten angegeben (Standardwerte: 08/02). Das Zählen der Bildzeiten wird durch die CPU intern im Register X'4 D 14' und X'4 D 15' vorgenommen (ABLK0Z und ABLK0C).

Ist BLZ = 0, so wird <BLBIT> negiert und an die Hardware ausgegeben (BLBIT = 0 FFBLINK = 0, BLBIT = 1 FFBLINK = 1).

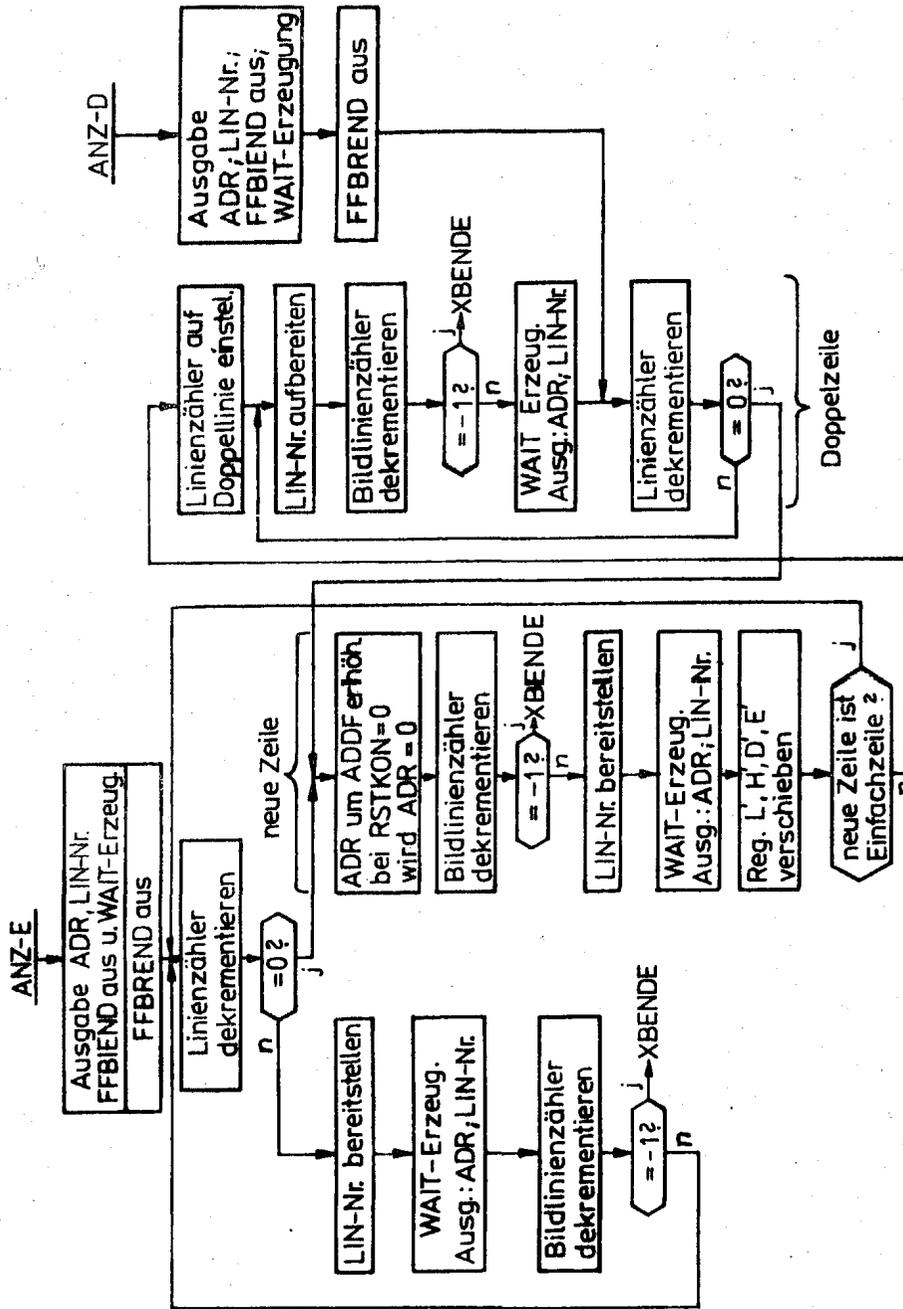


Abb. 22

Kursorbehandlung:

Zur Kursorderstellung (s. Tab. 12) sind folgende Einträgungen erforderlich:

Int. Reg.	Verwendung	Bemerkung
CUKON	Anzahl der Kursors (= 0 bedeutet kein Kursor)	} einmalig eintragen
ADDRIF	Differenz der ADR zw. ext. und int. Adreßbereich	
CUZEI	Kursorzeichen (Angabe eines im ZG vorhandenen Zeichenkodes)	
CUFAR	Kursorfarbe (Vorder- und Hintergrund)	
CUADRL	} Kursoradresse im BSP (High- und low-Teil) (Stellung des Kursors im Bild)	} wechselt bei Kursor-bewegungen
CUADRH		

Tabelle 12

Die CUADR H/L muß bei Kursorbewegungen laufend geändert werden. Sind mehr als 1 Kursor definiert, so müssen die obigen Parameter für jeden Kursor in die dazu vorgesehenen Int. Reg. eingegeben werden.

Der Kursor kann nur als blinkender Kursor erscheinen (Standardprogramm). Er blinkt entweder auf einem leeren oder mit einem zeichenbelegten Bildelement. Beim Blinken wird der Informationsinhalt des Elementes in einem anderen RAM-Bereich geteilt (Zeichenbyte, Farbbyte). Dafür wird an die Stelle Kursorzeichen und Kursorfarbe eingetragen. Nach Ablauf der Blinkperiode erfolgt der Austausch in umgekehrter Richtung.

2.9.

Erweiterung des Mikroprogramms

Programmerweiterungen können im Programmteil ANFGEN nach RAM-Löschern eingefügt werden. Die Fortsetzung beginnt dann bei FORMAT. Außerdem dürfen im Programmteil BENDE nach Abschnitt 'Kursurbehandlung' weitere Funktionen eingebaut werden. In diesem Fall ist die Länge des Programmdurchlaufs zu beachten, da der rechtzeitige Absprung zu BSTART gesichert sein muß (Gesamtkapazität etwa 20 Linienzeiten à 62 s). Außerdem wird die Zugriffszeit des ext. K 1520 entsprechend der zusätzlichen Programm-Laufzeit reduziert.

Anlage 1

Videosignalerzeugung - Impulspläne

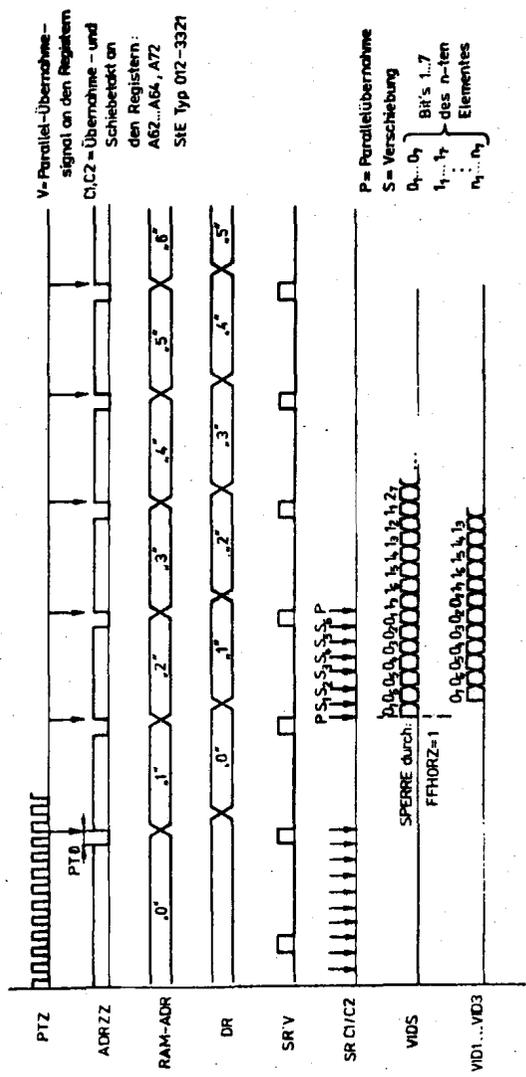


Abb. 1-1: Videosignalbildung - Normalfall

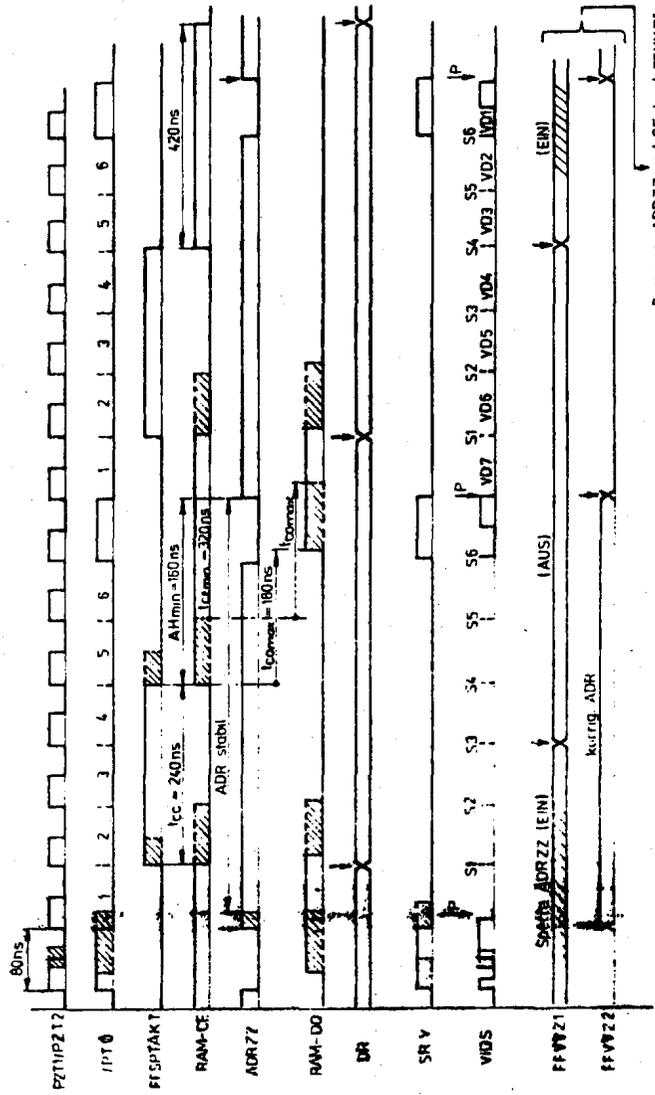


Abb. 1-2: Videosignalerzeugung - Toleranzen bei 80 x 32 Format

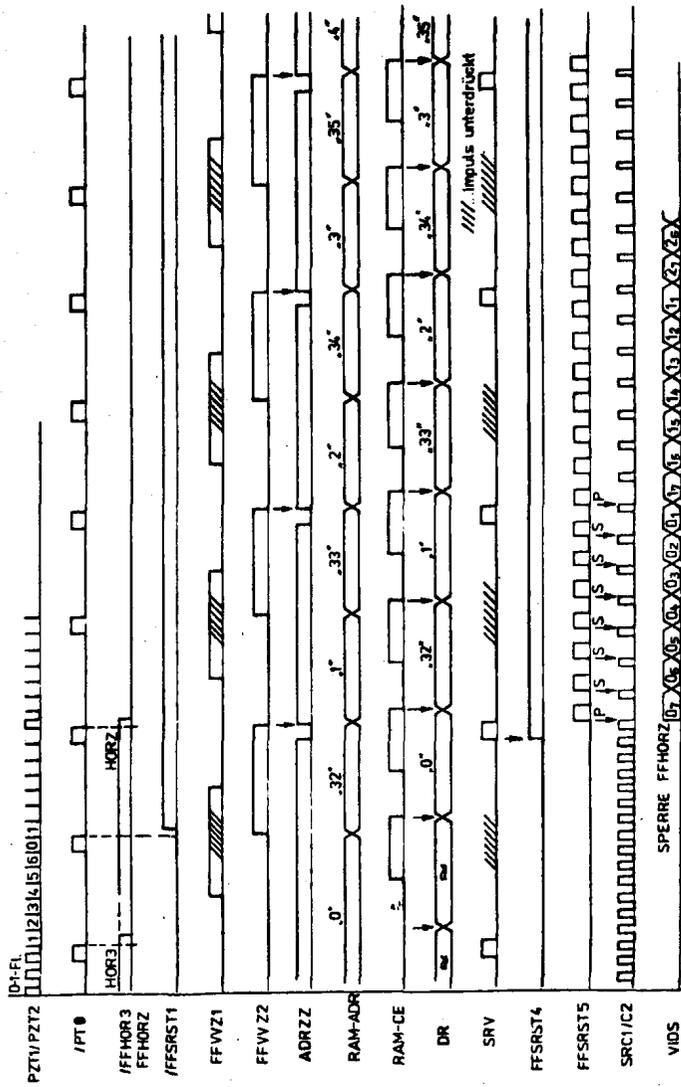


Abb. 1-3: Ausschnittvergrößerung

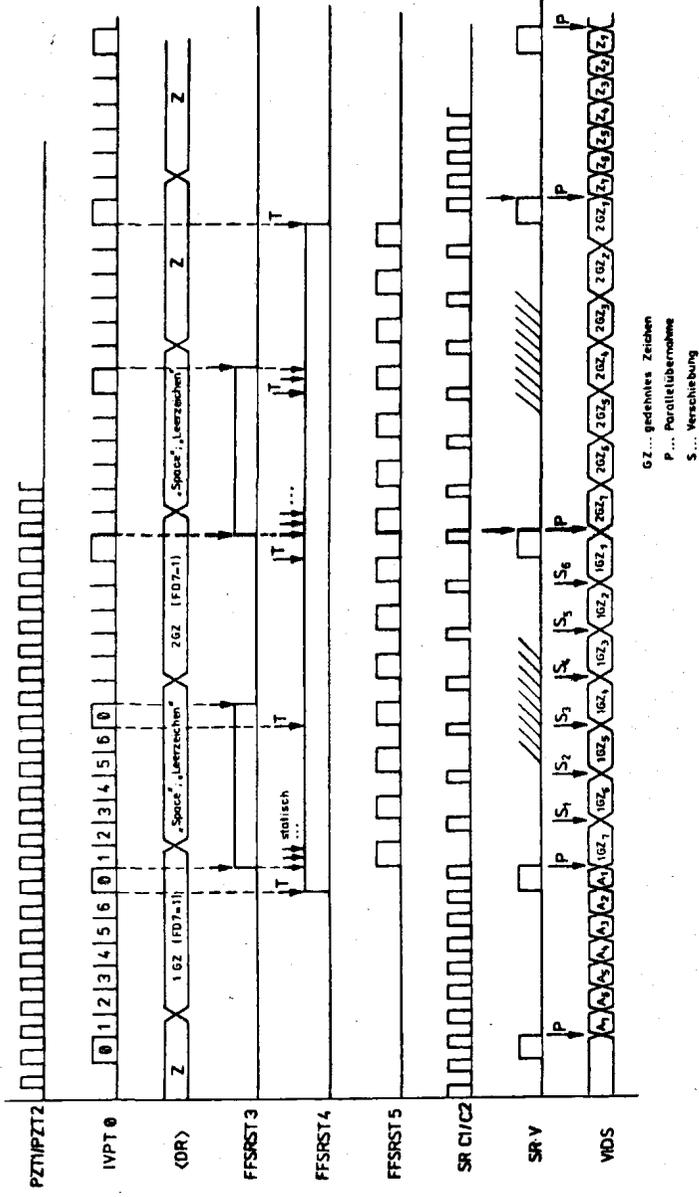


Abb. 1-4: Zeichendehnung

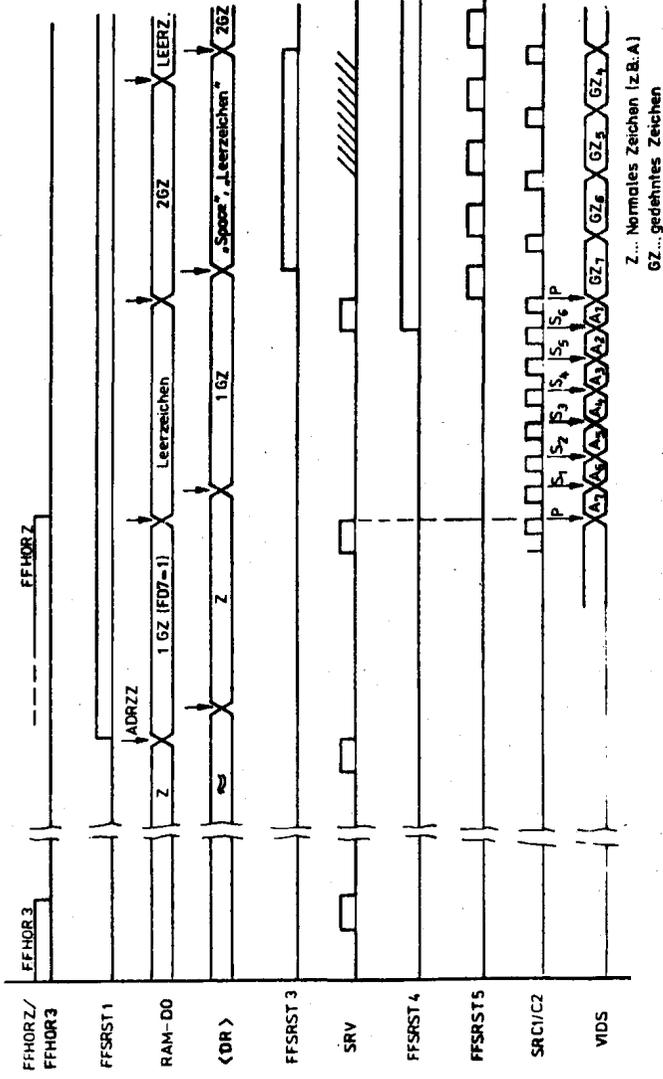


Abb. 1-5: Zeichendehnung mit Dauerstellung Linienanfang

Anlage 2

Bildsteuerung/Synchronisation - Impulsepläne

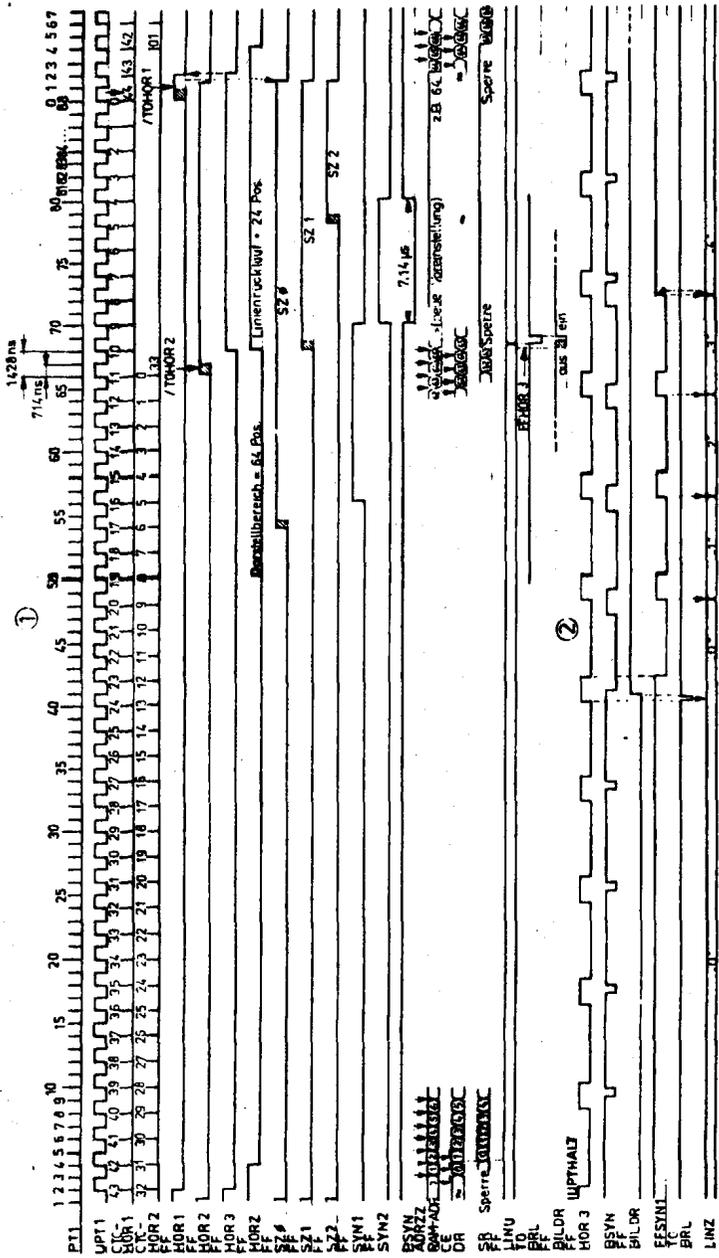


Abb. 2-1: Impulsfolge in einer Linienzeit  
 Impulsfolge mehrerer Linienzeiten  
 ① Bildsteuerung  
 ② Synchronisation  
 Format 64 x

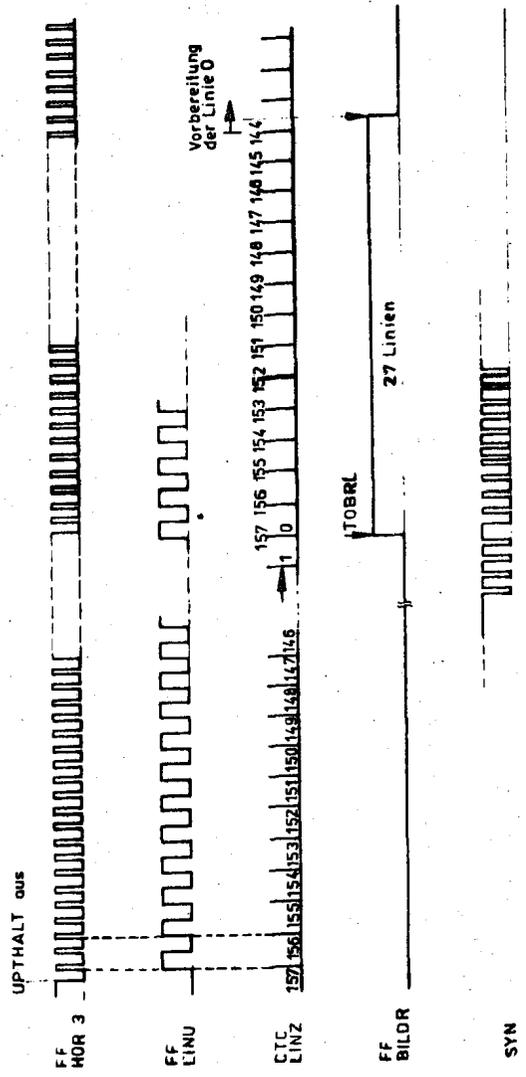


Abb. 2-2: Bildzeit

### Anlage 3

#### Interne Register

Adresse (hex.)	Bereiche
4 COO	Steuerregister )
4 CFF	
4 CFF	Kursorregister )
4 DFF	
4 EOO	Kellerregister )
4 EFF	

#### Kursorregister

Name	Adresse (hex.)	Verwendung
ADRDIF	4 CFF	1. Kursor ADR-Differenz ext./int.
CUZEI 1	4 D 00	Kursorzeichen 1
CUFAR 1	4 D 01	Kursorfarbe 1
CUADRL 1	4 D 02	Adresse des Kursors im ESP L-Teil
CUADRH 1	4 D 03	Adresse des Kursors im BSP H-Teil
-	4 D 04	Zwischenspeicher für Zeichen 1
-	4 D 05	Zwischenspeicher für Farbe 1
-	4 D 06	Arbeitsadresse L-Teil für 1. Kursor
-	4 D 07	Arbeitsadresse H-Teil für 1. Kursor
-	4 D 08	Anzeige für Speicherzugriff
ADRDIF	4 D 09	2. Kursor ADR-Differenz ext./int. (wie 4 CFF)
CUZEI 2	4 D 0 A	Kursorzeichen 2
CUFAR 2	4 D 0 E	Kursorfarbe 2
CUADRL 2	4 D 0 C	Adresse des Kursors im PSP L-Teil
CUADRH 2	4 D 0 D	Adresse des Kursors im BSP H-Teil

Name	Adresse (hex.)	Verwendung
-	4 D 0 E	Zwischenspeicher für Zeichen 2
-	4 D 0 F	Zwischenspeicher für Farbe 2
-	4 D 10	Arbeitsadresse L-Teil für 2. Kursor
-	4 D 11	Arbeitsadresse H-Teil für 2. Kursor
-	4 D 12	Anzeige für Speicherzugriff

#### Steuerregister

Name	Adresse (hex.)	Verwendung
KEADDF	4 C 2 E	Additionsfaktor für Kurveneinheit
LDB-HT 1	4 C 2 D	H-Teil ADR für Kurveneinheit <63>
VKEA-H	4 C 2 C	H-Teil ADR für Kurveneinheit
LDB-HT 2	4 C 2 B	L-Teil ADR für Kurveneinheit <62>
VKEA-L	4 C 2 A	L-Teil ADR für Kurveneinheit
KEADRZ-H	4 C 29	Voreinstellung Kurveneinheit: ADR H-Teil für ADRZ der KE
KEADRZ-L	4 C 28	Voreinstellung Kurveneinheit: ADR L-Teil für ADRZ der KE
VZFOR 5	4 C 27	Verschobenes Zeilenformat
VZFOR 4	4 C 26	Verschobenes Zeilenformat
VZFOR 3	4 C 25	Verschobenes Zeilenformat
VZFOR 2	4 C 24	Verschobenes Zeilenformat
VZFOR 1	4 C 23	Verschobenes Zeilenformat
ZFOR 4	4 C 22	Zeilenformat
ZFOR 3	4 C 21	Zeilenformat
ZFOR 2	4 C 20	Zeilenformat
ZFOR 1	4 C 1 F	Zeilenformat
CTC-LINZ	4 C 1 D	Zeitkonstanten für CTC
CTC-HOR 2	4 C 1 C	Zeitkonstanten für CTC
CTC-HOR 1	4 C 1 B	Zeitkonstanten für CTC
CTC-SYN	4 C 1 A	Zeitkonstanten für CTC
CTC-SZ 2	4 C 19	Zeitkonstanten für CTC

Name	Adresse (hex.)	Verwendung
CTC-SZ 1	4 C 18	Zeitkonstanten für CTC
CTC-SZ 0	4 C 17	Zeitkonstanten für CTC
FORMAT	4 C 16	Bildformat
VERSCH	4 C 15	Angabe Synchron. oder Verschiebeart
VERZ	4 C 14	Zähler für VERKON (Verschiebefrequenz)
VERKON	4 C 13	Verschiebekonstante (ext. Eintragung für 4 C 14)
VERBIT	4 C 11	Markierung für ersten Verschiebevorgang
STLIN	4 C 0 F	Startlinie (oberste Bildlinie)
VELZ	4 C 0 E	Verschiebezähler (Anzahl vollst. Zeilen)
STADR-H	4 C 0 D	Startadresse des 1. Bildelementes (obere, linke Ecke) H-Teil
STADR-L	4 C 0 C	Startadresse des 1. Bildelementes (obere, linke Ecke) L-Teil
BLBIT	4 C 0 B	Blinkbit (Blinkzustand ein/aus)
FORMR	4 C 0 A	Ausgaberegister an Hardware
CUKON	4 C 0 9	Anzahl der Kursoren
CUBIT	4 C 0 8	Markierung: Cursor/Zeichen im Bild
ADDF	4 C 0 7	Additionsfaktor
EINLIN	4 C 0 6	Einsprunglinie
LIN	4 C 0 5	Linien je Zeile
BLKONZ	4 C 0 4	Blinkkonstante Zeichen (Frequenz)
PUNKT	4 C 0 3	Anzahl Punkte je Elementlinie
RSTKON	4 C 0 2	Rückstellkonstante
SPRUNG	4 C 0 1	Sprungregister
ELGR	4 C 0 0	Elementgröße (Normalbild/Ausschnitt- vergrößerung)
BLKONC	4 C 3 0	Blinkkonstante Cursor (Frequenz)
ABLKOZ	4 D 1 4	Arbeitsregister für BLKONZ
ABLKOC	4 D 1 5	Arbeitsregister für BLKONC